# NOWY ELEKTRONIK

9/92

nr ind. 367141

miesięcznik elektroników cena 9500 zł

SPIS TREŚCI

# Alarm braku zasilania

Kontrola napięcia zasilania (napięcia przemiennego w sieci) jest niekiedy bardzo przydatna. Układ przedstawiony na Rys.1 nadzoruje napięcie sieciowe i zgłasza sygnałem dźwiękowym każdorazowy zanik napięcia w sieci. Układ kontrolujący jest zasilany z baterii 9[V]. Pobór prądu z baterii wynosi około 5[μA], co powoduje, że czas życia baterii nie jest uzależniony od poboru prądu, ale jedynie od jakości baterii. Układ jest tani, bardzo zwarty i niezawodny. Po zaniku napięcia sieci układ generuje dźwiękowy sygnał ostrzegawczy przez około 30 sekund. Alarm nie pojawi się ponownie, aż do momentu, gdy napięcie sieci powróci i nastąpi znów zanik napięcia. Tak więc sygnał ostrzegawczy będzie wyemitowany tylko jednorazowo przez 30 sekund po zaniku napięcia sieci.

## Działanie układu

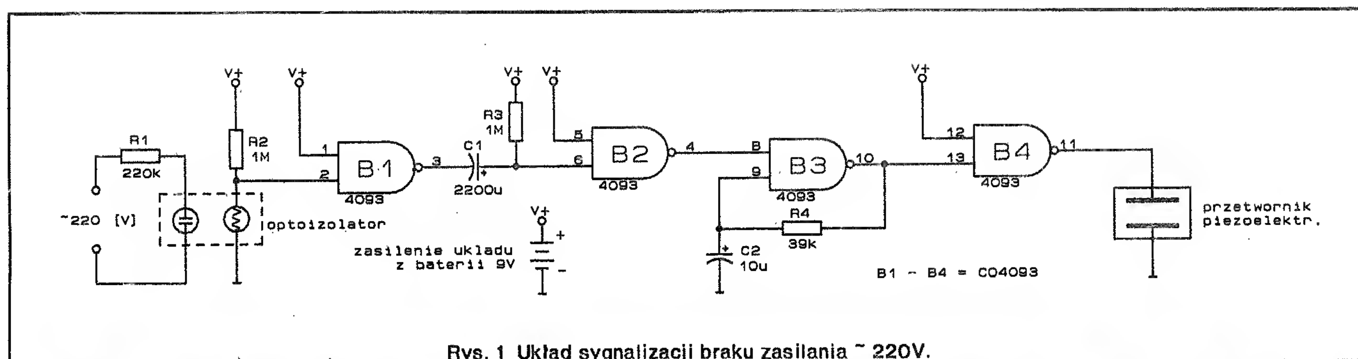
Bezpośrednio do kontrolowanego napięcia zmiennego sieci włączony jest optoizolator - Rys.1. Optoizolator zapewnia izolację galwaniczną obwodów, składa się on z neonówki i fotokomórki. Wyjście fotokomórki wyzwala (po zaniku napięcia w sieci) multiwibrator monostabilny zbudowany na bramce B1, kondensatorze C1 i rezystorze R3. Właśnie czas alarmu (30 sekund według parametrów z Rys.1) zależy od czasu włączenia tego multiwibratora. Zmieniając wartości C1 i R3 można uzyskać dłuższe lub krótsze czasy alarmu. Wyzwolenie tego multiwibratora wyzwala poprzez bramkę B2 multiwibrator astabilny, który oscyluje z częstotliwością około 2.6kHz. Składa się on z bramki B3, rezystora R4 i kondensatora C2. Do momentu powrotu do stanu równowagi multiwibratora monostabilnego (B1) potrzeba około 30 sekund i właśnie w tym czasie oscylacje 2.6kHz multiwibratora astabilnego poprzez bramkę B4 zasilają przetwornik piezoelektryczny, który przywołuje obsługę urządzenia dając znać o zaniku napięcia.

Jako bramki wykorzystano układ CMOS 4 x NAND z wejściami Schmitta - 4093. Jako optoizolator można zastosować dowolny układ tego typu. Piezoelektryczny przetwornik można zastąpić innym układem w przypadku trudności ze zdobyciem takiego przetwornika. Należy jednak pamiętać o małej wydajności prądowej bramki CMOS 4093.

*mgr inż. Aleksander Rode*

*Opracowano na podstawie:*

*ED 25 August/1988*




Rys. 1 Układ sygnalizacji braku zasilania ~ 220V.

# Dodatkowe linie przerwań dla Z80

Sprzężenie intelowskiego sterownika przerwań 8259A z mikroprocesorem Ziloga Z80 daje osiem dodatkowych linli przerwań. Problem w tym, że Z80 nie generuje sygnału potwierdzenia przyjęcia przerwania $\overline{INTA}$, który jest niezbędny do pracy sterownika przerwań. Układ 8259A, ustawiony do pracy w systemie i APX86, oczekuje od mikroprocesora podwójnego sygnału $\overline{INTA}$. Pierwszy z nich jest używany do "zamrożenia" stanu przerwania w celu rozstrzygnięcia jego priorytetu. Podczas drugiego - 8259A wczytuje wektor przerwań z linii o najwyższym priorytecie. Priorytet linii przerwań określa wstępnie ustawiany rejestr sterujący układu 8259A. Ustawlenie sterownika przerwań w tryb pracy w systemie i APX86 uzyskuje się przez nadanie najmniej znaczącemu bitowi




Skład - P.W. "ARTCOM"
Wydawca - P.W. "ARTCOM"
Druk - Grudziądzkie Zakłady Graficzne im W.Kulerskiego w Grudziądzu, pl. Wolności 5

Adres Redakcji

P.W. "ARTCOM", Redakcja NOWEGO ELEKTRONIKA, skr. pocz. 100, 82-300 Elbląg 1, tel. 418-84 wew. 32

(LSB) słów sterujących ICW1 i ICW4 wartości 1.

Rys.1 przedstawia układ współpracy Z80-8259A, natomiast rys.2 realizację na elementach dyskretnych układu generującego sygnał $\overline{INTA}$. Przebiegi czasowe są pokazane na rys.3. Należy wyzerować pięć starszych bitów wektora przerwań układu 8259A przez odpowiednie jego zaprogramowanie. Wówczas sterownik przerwań opuszczać będzie 3-bitową wartość odpowiadającą danej linii przerwań (czyli urządzeniu zgłaszającym przerwanie). Trzeba również ustawić Z80 w tryb 2 (MODE2). W tym rodzaju pracy mikroprocesor może robić pośrednie odwołania do pamięci zgodnie z danym przerwaniem. Z80 wykonuje odwołania do pamięci bazując na zawartości rejestrów I oraz ITV. Ładujemy wstępnie rejestr I startowym adresem tablicy skoków. Wektor przerwań wchodzi do rejestru ITV. Komórka pamięci określona przez rejestry (I)(ITV) zawiera młodszy bajt adresu, a komórka kolejna - starszy bajt adresy programu obsługi przerwań. Jeżeli przykładowo zawartość rejestru I wynosi 50H, a wynikające stąd kolejne komórki pamięci mają zawartość jak następuje:

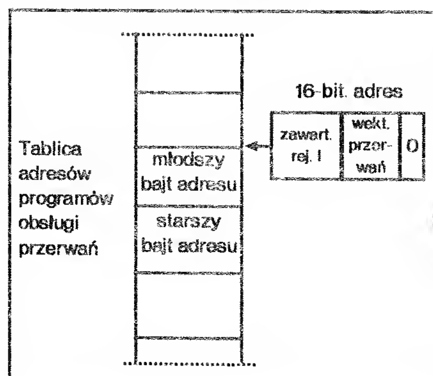
| | |
|---|---|
| 5000H | 00H |
| 5001H | 38H |
| 5002H | 38H |
| 5003H | 39H |
| 5004H | 3AH |
| 5005H | 38H |
| 5006H | 3BH |
| 5007H | 3BH |
| 5008H | 39H, |

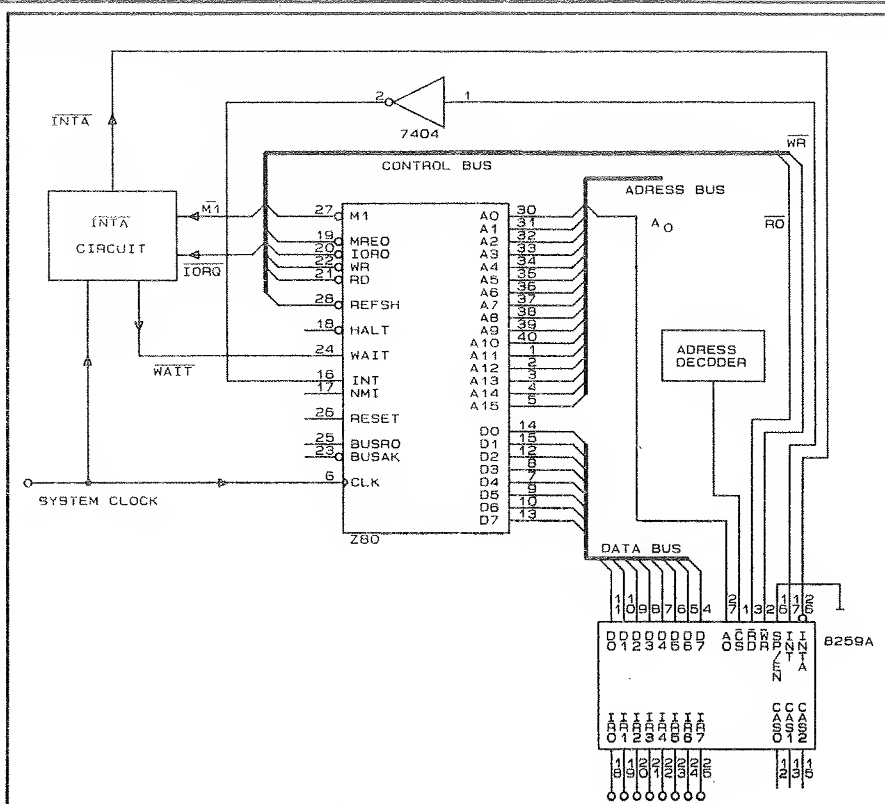
to Z80 będzie skakał do programów obsługi przerwań o następujących adresach początkowych:

| ITR | (I)(ITV) | Adres początkowy |
|---|---|---|
| IR0 | 5000H | 3800H |
| IR1 | 5001H | 3838H |
| IR2 | 5002H | 3938H |
| IR3 | 5003H | 3A39H |
| IR4 | 5004H | 383AH |
| IR5 | 5005H | 3B38H |
| IR6 | 5006H | 3B3BH |
| IR7 | 5007H | 393BH |

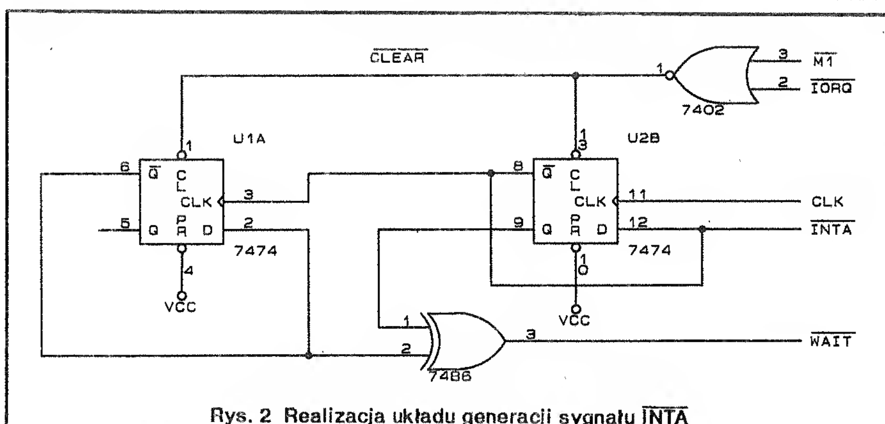
*mgr inż. Robert Krzysztofek*

*Opracowano na podstawie:*
*EDN No.17, August 19/91.*

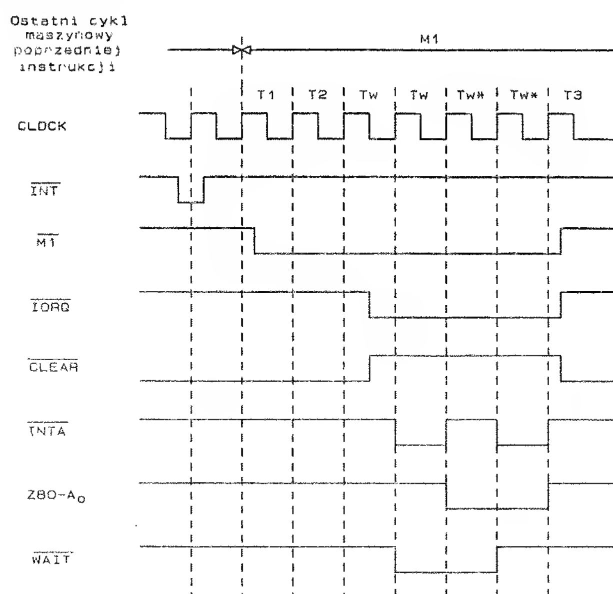



Rys. 1 Obwód sprzęgający µP Z80 z 8259A




Rys. 2 Realizacja układu generacji sygnału $\overline{INTA}$




Rys. 3 Przebiegi czasowe współpracy Z80

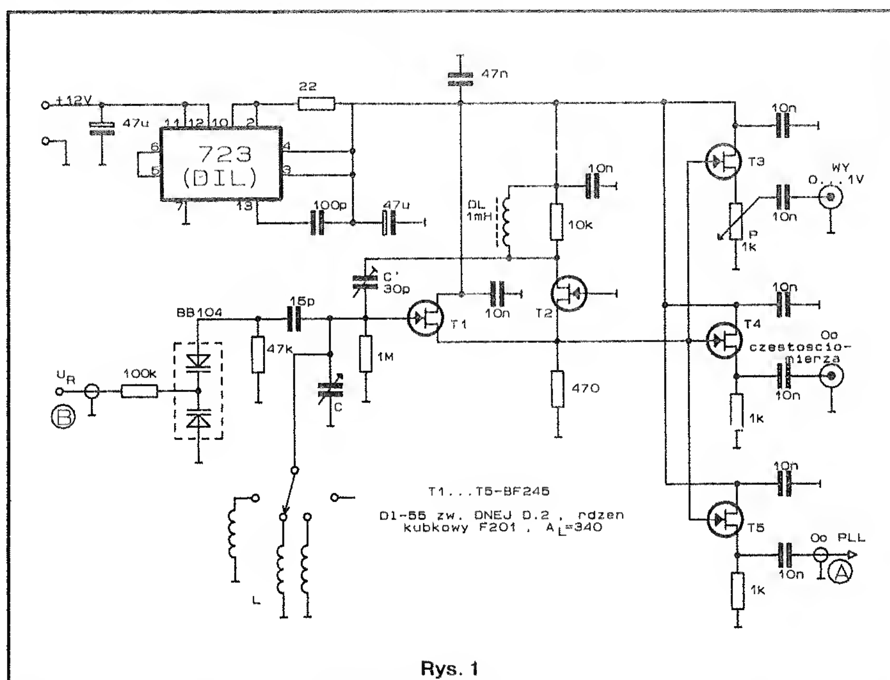
# Przestrajany generator w.cz. z prostym układem fazowej synchronizacji częstotliwości PLL

Przedstawiony na Rys.1 generator w.cz. na dwu tranzystorach polowych (T1 i T2) o sprzężeniu źródłowym charakteryzuje się wyrównaną amplitudą sygnału wyjściowego przy różnym stosunku L do C, w zakresie częstotliwości od kilkuset kHz do kilkudziesięciu MHz. Napięcie wyjściowe zależy od wartości kondensatora sprzęgającego C' i wynosi od około 0.5 do 1.5V. Generator łatwo się wzbudza, nawet z tranzystorami polowymi i niewielkim nachyleniu charakterystyki - np. BF245A. Podobny generator został opisany w "Radioelektroniku" nr 6/1988 r. w układzie modelowym generator pracował w czterech zakresach - od częstotliwości 2 do 35MHz. Liczbę zwojów cewek obwodow rezonansowych LC najwygodniej jest dobrać eksperymentalnie - kierując się wskazaniami częstościomierza cyfrowego. Zaleca się stosowanie cewek powietrznych (bez rdzeni ferrytowych).

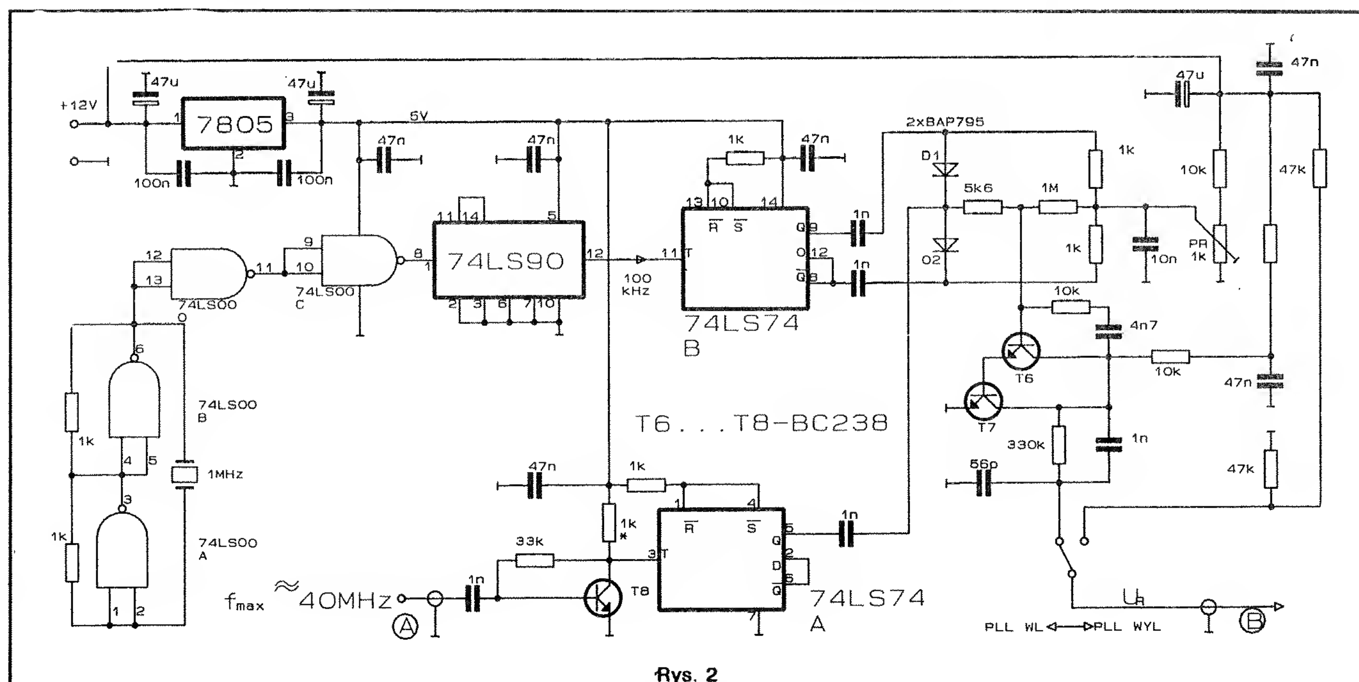
Sygnał z generatora poprzez trzy oddzielne separatory - wtórniki źródłowe na T3, T4 i T5 - jest podawany na wyjście (napięcie wyjściowe jest regulowane potencjometrem P), do częstościomierza cyfrowego oraz do przedstawionego na Rys.2, prostego układu fazowej synchronizacji częstotliwości PLL. Generator w zakresie kilkunastu - kilkudziesięciu kHz jest przestrajany napięciem błędu $U_R$ z detektora fazowego, podawanym na podwójną diodę pojemnościową BB104. Z włączonym PLL generator można płynnie przestrajać w pełnym zakresie (2 - 35MHz).

Układ PLL zaprojektowano tak, aby "zaskok" synchronizacji następował co 100kHz. Generator w tym celu należy wstępnie dostroić do żądanej częstotliwości n x 100kHz - np. 14100kHz i następnie włączyć PLL. Detektor fazowy (D1 i D2), wzmacniacz napięcia błędu (T6 i T7) oraz filtr sygnału błędu są wzorowane na rozwiązaniu opisanym w amerykańskim miesięczniku "QST" nr 1/1972 r. (przy włączonym PLL, potencjometrem montażowym PR należy na kolektorach T6 i T7 ustawić napięcie 6V). Bardzo pewną pracę układu PLL uzyskano dzięki temu, że sygnały do detektora fazowego są podawane z wyjść Q i $\overline{Q}$ cyfrowych dzielników częstotliwości. W praktyce okazało soię, że układ PLL pracuje także na częstotliwościach harmonicznych będących wielokrotnościami 50kHz, 25kHz, 12.5kHz, ...

*Andrzej Kusiak*



Rys. 1



Rys. 2

# Ocena zniekształceń nieliniowych wzmacniaczy m.cz.

Problem zniekształceń nieliniowych we wzmacniaczach m.cz. jest problemem bardzo ważnym. W artykule będą przedstawione problemy oceny zniekształceń nieliniowych wzmacniaczy m.cz. stosowanych w sprzęcie muzycznym. Do przedstawienia tych problemów posłużono się literaturą z USA, Japonii, Anglii oraz Rosji.

Bardzo często przy ekspertyzie dźwięku programów, odtwarzanych przez odtwarzacze płyt kompactowych (OPK), potrzebne są wzmacniacze m.cz., o parametrach takich jak OPK. Najlepsze są wzorce, które posiadają pasmo przenoszenia od 5Hz do 20kHz, przy nierównomierności charakterystyki amplitudowo - częstotliwościowej ±0.5dB i odchyłce charakterystyki fazowo - częstotliwościowej od nieliniowej nie większej niż ±10°, względnym poziomie szumów własnych -90...-96dB, tłumienności przesłuchu między kanałami -90dB, współczynniku harmonicznych przy nominalnym poziomie sygnału nie większym niż 0.003%.

Przy projektowaniu takich wzmacniaczy, największe trudności sprawia osiągnięcie ostatniego z wymienionych parametrów - współczynnika harmonicznych i dlatego teraz można zastanowić się nad tym parametrem i nad sposobami zmniejszania tego współczynnika.

Wiadomo, że nieliniowość wejściowej charakterystyki tranzystora $i_c=f(U_{be})$, najbardziej przejawia się wtedy, kiedy stopień wzmacniacza pracuje z generatora napięcia, to jest rezystancja wyjściowa jednego stopnia, jest mniejsza od rezystancji wejściowej następnego stopnia. W tym przypadku sygnał wyjściowy tranzystora - prąd kolektora lub emitera - jest aproksymowany przez eksponencjalną funkcję napięcia $U_{be}$, a współczynnik harmonicznych 1%, jest osiągany przy wielkości tego napięcia około 1mV. W stopniach wyjściowych wzmacniaczy m.cz., które pracują w układzie OC w rodzajach pracy AB lub B, nieliniowość pojawia się w postaci znanego "schodka" wyjściowego napięcia. Do walki z tym jako źródło sygnału dla stopnia tranzystorowego, zalecane jest stosowanie generatora prądu (wówczas charakterystyka wzmocnienia określana jest zależnością $i_c=f(i_b)$, która jest charakterystyką bardziej liniową niż $i_c=f(U_{be})$, a prąd spoczynkowy kolektorów tranzystorów stopnia wyjściowego ustalany jest nie mniejszy niż 50 ÷ 200mA.

Nieliniowość statycznej wyjściowej charakterystyki tranzystora $i_c=f(U_{ce})$ występuje w stopniach ze znaczną amplitudą napięcia kolektor - emiter. Najbardziej nieliniowe są charakterystyki stopni w układach OE, dlatego stopnie wzmocnienia napięcia najlepiej wykonywać jest w układzie OB lub przy OE - OB (kaskada), a wyjściowe stopnie w układach OC.

Nieliniowość pojemności złącza kolektorowego tranzystora $C_c=const/\sqrt{U_{cb}}$, najbardziej występuje również w stopniach wzmocnienia napięcia, przy czym w znacznym stopniu tylko na dużych częstotliwościach. Jaka "dynamiczna" nieliniowość tranzystora jest praktycznie eliminowana przez zastosowanie układów OB lub kaskady, gdyż w tym przypadku baza tranzystora jest "uziemiona" i prąd wyjściowy stopnia nie rozgałęzia się do złącza kolektorowego.

Nieliniowość współczynnika wzmocnienia prądu tranzystora $h_{21e}=f(i_c)$ występuje w stopniach wyjściowych wzmacniaczy, posiadających maksymalną zmianę prądu kolektora. Działanie takiej nieliniowości polega na tym, że przy zmianie prądu kolektora $I_c$ np. od 100mA do 2A, współczynnik wzmocnienia $h_{21e}$ tranzystorów m.cz. mocy zmienia się, co powoduje proporcjonalną zmianę rezystancji wejściowej stopnia wyjściowego równej (jeżeli jest to układ OC):

$R_{we} = h_{21e} \times R_{obc}$,

gdzie $R_{obc}$ - rezystancja obciążenia wzmacniacza.

Taka zmiana rezystancji wejściowej jest podawana do stopnia wzmacniającego napięcie, którego rezystancja wyjściowa jest większa w porównaniu z rezystancją wejściową następnych stopni, i dlatego wartość chwilowa współczynnika wzmocnienia zmienia się kilkakrotnie w okresie sygnału wyjściowego, w wyniku czego pojawia się nieliniowość amplitudowej charakterystyki wzmacniacza. W celu zmniejszenia tej nieliniowości, konieczne jest zmniejszenie rezystancji wejściowej stopnia wzmocnienia napięcia (przy tym jednak zmniejszają się właściwości wzmacniające) lub zwiększenie rezystancji wejściowej wstępnych stopni. Najprościej jest po prostu zwiększyć ilość stopni wzmocnienia mocy (zamiast typowych dwóch - wykorzystać trzy).

Przeprowadzone doświadczenia na szeregu wzmacniaczy z dynamiczną polaryzacją tranzystorów stopnia wyjściowego (Super A firmy "JVC", Non Switching firmy "Pioneer", New Class A firmy "Technics") pokazały, że działanie dynamicznej polaryzacji jest zauważalne tylko przy małych prądach spoczynkowych stopni wyjściowych (mniejszych od 20÷30mA), a przy dużych prądach praktycznie nie wpływa na liniowość wzmacniacza. Inaczej mówiąc, stopnie z dynamiczną polaryzacją pozwalają praktycznie na usunięcie "schodka" przy prądzie spoczynkowym tranzystorów wyjściowych rzędu 15÷20mA, zamiast 50÷100mA, ale wówczas wymaga to znacznego skomplikowania układu (np. Super A realizowane jest na 11 tranzystorach) i znacznie pogarsza się termiczna stabilność prądu spoczynkowego, nie zmieniając liniowości wzmacniacza w czasie pracy na normalnej mocy, oraz nie polepszając sprawności wzmacniacza.

Przy poziomie zniekształceń nieliniowych mniejszych niż 0.1%, najbardziej znaczącymi źródłami nieliniowości mogą okazać się źródła nie związane z aktywnymi elementami wzmacniacza - tranzystorami. Do źródeł tych można zaliczyć tak nazywane zniekształcenia "wprowadzone", które pojawiają się na skutek złego połączenia wspólnego przewodu obwodów o małych sygnałach i obwodami o dużych prądach, zniekształcenia, wprowadzane przez układy zabezpieczenia prądowego tranzystorów stopnia wyjściowego i kondensatorami tlenkowymi; zniekształcenia "interfejsowe". Zniekształcenia 'wprowadzane" mogą powstawać przy podłączeniu do wspólnych przewodów obwodu wejściowego, oraz obwodu ujemnego sprzężenia zwrotnego do punktów, których potencjały są w stanie spoczynkowym i są różne przy znacznych prądach wyjściowych wzmacniacza. Przykłady takich połączeń pokazane są na Rys.1 i 2. Na Rys.1 prąd w jednej z gałęzi stopnia wyjściowego (posiadający formę różną od sinusoidalnej) tworzy na odcinku a - b spadek napięcia o amplitudzie

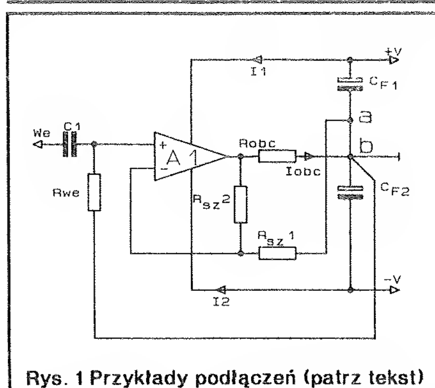
$U_{a\text{-}bm} = I_m \times R_{a\text{-}b}$,

gdzie $I_m$ - prąd obciążenia, $R_{a\text{-}b}$ - rezystancja odcinka a - b.

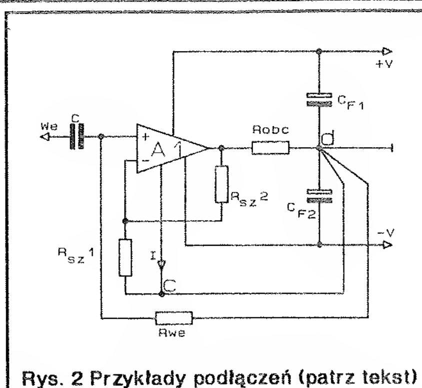
Proste obliczenie pokazuje, że jeżeli odcinek ten wynosi np. 1cm przewodu o przekroju 0.5mm² (typowa rezystancja 0.5mΩ), prąd 5A przepływający przez ten odcinek tworzy spadek napięcia 2.5mV. Napięcie to jest przyłożone do różnych wejść wzmacniacza i jest ono ekwiwalentne do źródła sem zniekształceń o względnym poziomie

$N_z = 2.5mV/U_{we\ wzm}$,

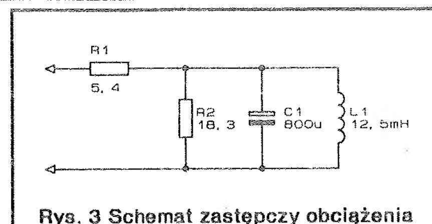
gdzie $U_{we\ wzm}$ - nominalna amplituda



Rys. 1 Przykłady podłączeń (patrz tekst)



Rys. 2 Przykłady podłączeń (patrz tekst)



Rys. 3 Schemat zastępczy obciążenia

napięcia wejściowego wzmacniacza. Dla typowego $U_{we\ wzm}$=1V $N_z$=0.0025 lub 0.25%.

Jeszcze bardziej prawdopodobny przypadek jest przedstawiony na Rys.2. Tutaj wspólny przewód obwodu ujemnego sprzężenia zwrotnego, podłączony do masy źródła zasilania przez ścieżkę na płycie drukowanej, połączonej ze wspólnym przewodem i innymi punktami stopni wzmacniacza. Przy typowej rezystancji między punktami c-d $R_d$=20-30mΩ, przepływające przez nią impulsy prądu o wartości I=2.5mV/20mΩ = 0.125A wnoszą zniekształcenia około 0.25%.

Układy zabezpieczenia tranzystorów stopni wyjściowych przed przeciążeniem prądowym w większości wzmacniaczy pracują w reżimio ograniczenia maksymalnego prądu kolektora. Ponieważ jako elementy progowe najczęściej wykorzystywane są diody lub złącza emiterowe tranzystorów, których charakterystyki prądowo - napięciowe posiadają duże nachylenie, wpływ układów zabezpieczających zaczyna się przy prądach kolektora 1.5÷2 razy mniejszych od prądu ograniczenia, co może przejawiać się w zwiększeniu współczynnika harmonicznych do 0.01% i więcej w czasie pracy na nominalnej mocy. W celu usunięcia tego źródła zniekształceń, celowe jest wykorzystanie układu zabezpieczenia przerzutnikowego w ogóle nie wpływającego na pracę wzmacniacza w normalnym stanie i blokującego przy przeciążeniu tranzystory wszystkich stopni mocy.

Zniekształcenia wprowadzane przez kondensatory tlenkowe, są uwarunkowane kilkoma przyczynami. Niemożliwość rezystancji upływności wpływa na liniowość amplitudowej charakterystyki wzmacniacza. Przy napięciu na okładzinach kondensatora rzędu 1÷2V, współczynnik harmonicznych może osiągać 0.1÷0.3%. Dla takich kondensatorów charakterystyczne są także specyficzne zniekształcenia, których nie można nazwać jako nieliniowe w potocznym znaczeniu, tak jak one nie pojawiają się przy normalnym pomiarze współczynnika harmonicznych. Przy tym szereg badań pokazuje, że "jakość dźwięku wzmacniacza w 50% jest określana przez charakterystyki kondensatorów tlenkowych". Jest to związane z tym, że w odróżnieniu od innych elementów wzmacniacza posiadają one przewodniość jonową a nie elektronową. Tak zwane "jonowe" zniekształcenia nie są poddawane ilościowej ocenie przy pomocy zwykłych przyrządów pomiarowych, ale znacznie zniekształcają wierność przekazywania sygnałów. Wierność odtwarzania sygnałów jest również pogarszana przez efekt dielektrycznej absorbcji kondensatorów tlenkowych. Najbardziej radykalną drogą jest usunięcie kondensatorów tlenkowych z obwodów przechodzenia sygnału i obwodów ujemnego sprzężenia zwrotnego.

Zniekształcenia "Interfejsowe" związane są ze współpracą obciążenia (kolumn głośnikowych) i wzmacniacza. Rzecz w tym, że projektowanie i badanie wzmacniaczy przeprowadzane jest z zastępczym obciążeniem - rezystor z aktywną rezystancją, równą nominalnej rezystancji kolumn. Jednak obciążenie w postaci rzeczywistych kolumn posiada reaktancyjny i nieliniowy charakter.

Szereg badań przeprowadzonych w ciągu ostatnich lat wykazały, że prąd pobierany przez kolumny przy podaniu na nie okresowych sygnałów m.cz. o dużej mocy, charakterystycznych dla współczesnej muzyki, przewyższa od 4÷8 razy prąd przy podaniu sinusoidalnego sygnału o tej samej amplitudzie. Innymi słowami, warunkowo można uważać, że rezystancja zastępcza kolumn w czasie kilku milisekund w okresie sygnału, może zmniejszyć się 4÷8 raza (tj. dla kolumn z rezystancją 8Ω - do 1÷2Ω). A znaczna część wzmacniaczy nie może pracować bez zniekształceń przy takim obciążeniu.

Nieliniowość rezystancji kolumn prowadzi do tego, że przy połączeniu ich z wyjściem wzmacniacza przewodami o długości do 10m (R = 0.2÷1Ω) współczynnik harmonicznych sygnału na wejściach kolumn może osiągnąć 0.25÷0.5%, a na wyjściu wzmacniacza jest on bardzo mały.

W celu zmniejszenia zniekształceń "interfejsowych" celowym jest badanie wzmacniacza z rezystancją zastępczą według standardu IHF A 202 (Accessories for Audio Testing - Radio - Electronics 1980) Rys.3. Jednocześnie należy zapewnić aby wzmacniacz chwilowo mógł pracować z obciążeniem 1 do 2Ω. Celowym jest także wykorzystanie do połączenia przewodu do połączenia o dużym przekroju.

Wiadomo, że występowanie nieliniowości dowolnego elementu wzmacniacza może być zmniejszone , jeżeli element wchodzi w obwód ujemnego sprzężenia zwrotnego. Jednak szereg nieliniowych elementów i stopni nie mają wzmocnienia napięcia (kondensatory, stopnie w układzie OC i inne), dlatego w celu zmniejszenia współczynnika harmonicznych cały wzmacniacz musi być objęty pętlą ujemnego sprzężenia zwrotnego. Dobrze jest np. objąć pętlą ujemnego sprzężenia stopień wyjściowy wzmacniacza pracujący w układzie OC i posiadający współczynnik wzmocnienia napięcia mniejszy od 1. Taki stopień jest dominującym źródłem nieliniowości prawidłowo zaprojektowanego wzmacniacza. Oprócz tego wnosi on i zniekształcenia "interfejsowe", gdyż bez wspólnego ujemnego sprzężenia zwrotnego, jego rezystancja wyjściowa jest porównywalnie duża.

W czasie projektowania wzmacniaczy należy przestrzegać trzech warunków: dopasowanie maksymalnej prędkości zmian wyjściowego napięcia ze spektrem sygnału wejściowego; ustawieniu na wejściu wzmacniacza filtru m.cz. pierwszego stopnia o częstotliwości obcinania 2÷3 razy przewyższającą najwyższą częstotliwość obszaru roboczego sygnału wejściowego; wprowadzenie korekcji wyprzedzania do obwodu wspólnej pętli ujemnego sprzężenia zwrotnego.

Prędkość zmiany napięcia wyjściowego wzmacniacza powinna odpowiadać następującemu wymaganiu:

$V_{u\ wyj} \geq 2\pi f_m U_m$,

gdzie $f_m$ - maksymalna częstotliwość sygnału wejściowego, $U_m$ - amplituda napięcia wyjściowego wmacniacza w reżimie nominalnej mocy.

Mocy wyjściowej 100W przy obciążeniu 8Ω odpowiada amplituda, $U_m$=40V. Z drugiej strony maksymalna częstotliwość sygnału na wyjściu odtwarzacza płyt kompactowych, zgodnie z twierdzeniem Kotielnikowa, nie może przewyższać połowy częstotli-

wości dyskretyzacji, to jest

$f_m \leq f_D/2 = 22kHz$.

Dlatego wzmacniacz o mocy 100W przy obciążeniu 8Ω powinien zapewniać $V_{u\ wy} \geq 5.5V/\mu sek$. Otrzymana wartość gwarantuje solidną "rezerwę wytrzymałości" prędkości narastania, tak jak ono odpowiada reżimowi maksymalnej mocy wyjściowej na najwyższej częstotliwości pasma dźwiękowego, a spektralna gęstość samych "szczytowych", rzeczywistych sygnałow dźwiękowych na częstotliwości 20kHz jest o 10dB mniejsza niż w obszarze średnich częstotliwości.

Wspomniane wyżej filtry m.cz. i gałąż korekcji wyprzedzania obwodu ujemnego sprzężenia zwrotnego zapobiegają pojawieniu się dynamicznych zniekształceń w tym przypadku, jeżeli w widmie sygnału okażą się przypadkowo składowe o częstotliwości kilkaset kHz, a także pojedynczych MHz. Przy impulsowym charakterze sygnałów pasożytniczych filtr m.cz. zapewnia zmniejszenie prędkości zmian sygnału na wejściu wzmacniacza, do wartości odpowiadającej warunkowi Vu ≤ 3Umfc, gdzie fc - częstotliwość obcinania filtra m.cz., a obwód korekcji wyprzedzania kompensuje opóźnienie sygnału pętli ujemnego sprzężenia zwrotnego, uwarunkowane skończoną szerokością pasma wzmocnienia wzmacniacza przy otwartej pętli ujemnego sprzężenia zwrotnego.

*mgr inż. Zbigniew Pędzik*

*Opracowano na podstawie:*

*Radio 5/89*

# Przełącznik z dodatkową funkcją powtarzania (auto repeat)

Typowy przełącznik monostabilny (chwilowy) włączony w obwód klasycznego generatora wykorzystującego histerezę bramki logicznej tworzy prosty układ mogący sterować punktem świetlnym (pdziomem) w słupku LED-ów - Rys.1. Każdorazowe przyciśnięcie i zwolnienie generuje pojedynczy impuls na wyjściu, przesuwając punkt świetlny. Przytrzymanie przycisku dłużej niż określony układowo czas opóźnienia przed uruchomieniem funkcji auto-repeat (powtarzania) spowoduje generację impulsów do momentu zwolnienia przycisku - wykres czasowy na Rys.1. Jeśli SW1 jest otwarty wówczas wejście bramki ustawi się w stan wysoki, po naładowaniu się kondensatora C2 przez rezystor R3. Na wejściu bramki będzie zatem stan niski i kondensator C1 będzie rozładowywany przez R2 i R1 - rezystory sprzężenia zwrotnego. Jeżeli zamkniemy przełącznik SW1 wówczas natychmiastowo układ generuje impuls na wyjściu i staje się klasycznym oscylatorem na bramce z histerezą. Impulsy na wyjściu będą niesymetryczne dzięki różnym stałym czasowym ładowania i rozładowywania kondensatora C1, C2. Opóźnienie, po którym włącza się funkcja auto-repeat generowania impulsów określa się jako DBRT (ang. Delay-Before-Repeat-Time). DBRT spowodowane jest opóźnieniem, koniecznym dla wystartowania oscylacji w układzie. Opóźnienie dla wystartowania oscylacji układu (ang. start-up time of the oscillator) jest czasem dłuższym niż okres oscylacji pracującego generatora. W pierwszym momencie po zamknięciu przełącznika SW1, kondensator C1 ładowany jest od poziomu zera do górnego poziomu przełączania bramki z histerezą, natomiast w kolejnym cyklu (gdy Sw1 jest nadal zamknięty) kondensator C1 rozładowywany będzie do dolnego poziomu przełączania bramki i po przełączeniu stanu wyjścia bramki, kondensator C1 będzie się ładował jednak już od poziomu wyższego od poziomu zera - od dolnego poziomu przełączania bramki z histerezą, stąd też kolejne cykle oscylatora będą krótsze od cyklu startowego (który jest właśnie DBRT - Rys.1). Okres impulsów powtarzania (T na Rys.1) określany jest wyrażeniem

T=(R1+R2)x(C1+C2)x(histereza bram-ki/napięcie zasilania)

i wynosi około 0.15[s]. Typowa wartość histerezy bramki 74HCT14 wynosi 1[V]. Typowy czas DBRT określany jest na podstawie wyrażenia:

DBRT=0.7Tx(górny poziom przełą-czania bramki/histereza bramki)

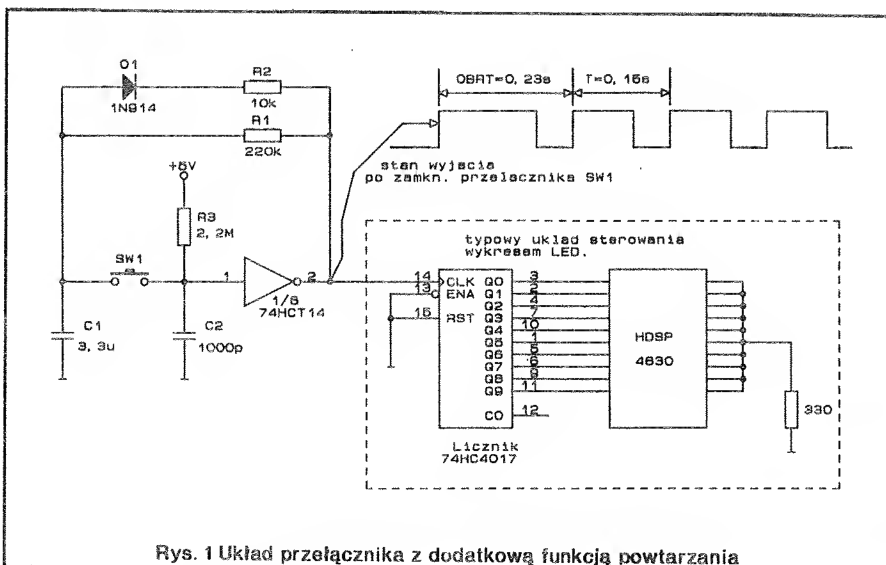
i wynosi około 0.23[s]. Typowa wartość górnego poziomu przełączania bramki 74HCT14 wynosi 2.3[V].

Stała czasowa R3C2 razem z histerezą bramki zapobiega zakłóceniom na wyjściu w przypadku niepożądanych drgań przełącznika SW1 przy przełączaniu. Rezystor R2 i dioda D1 (UWAGA! R2«R1) powodują, że rozładowanie kondensatora C1 jest szybsze gdy przełącznik SW1 jest zwalniany. Powoduje to, że możliwe jest wielokrotne wygenerowanie impulsów na wyjściu (szybciej niż podczas działania funkcji auto-repeat, przy ciągłym zamknięciu przełącznika SW1) bez opóźnienia DBRT - impulsowanie z ręki. Jedyne wymaganie w tym wypadku, aby R1«R3 dla zabezpieczenia oscylacji generatora. Typowy układ sterowania wykresem świetlnym pokazano na Rys.1. Układ ten wykorzystuje 74HC4017 i HDSP4830.

*mgr inż. Aleksander Rode*

*Opracowano na podstawie:*

*ED 20/89*




Rys. 1 Układ przełącznika z dodatkową funkcją powtarzania

# Projektujemy zasilacz stabilizowany 13.8V/10A

Postawmy przed sobą zadanie zaprojektowania zasilacza np. do cb radio o parametrach podanych w tytule. Pierwszą sprawą, którą musimy rozstrzygnąć, to wybór układu scalonego. Dlaczego układ scalony?. Argumentów jest dużo począwszy od niezawodności i prostoty zaprojektowania poprzez dobra parametry użytkowe itd. Proponuję układ µA723 opracowany przez konstruktorów firmy Fairchild w roku 1968. Dlaczego układ, który liczy sobie bez mała ćwierć wieku?. Układ µA723 jest wysokiej klasy stabilizatorem napięcia stałego, a fakt, że tak długo utrzymuje się na szybko zmieniającym się rynku elektronicznym jest doskonałą rekomendacją. Innymi argumentami przemawiającymi za wyborem są jego taniość i powszechność.

Schemat ideowy naszego zasilacza przedstawia Rys.1. Zakładam, że Czytelnik zna wybrany układ scalony, opisany w licznej literaturze np.[1]. Wobec faktu, że napięcie wyjściowe projektowanego zasilacza jest większe od napięcia odniesienia układu scalonego, które wynosi 7.15V, musi zamknąć obwód ujemnego sprzężenia zwrotnego poprzez dzielnik. Nasz dzielnik składa się z oporników R4 i R5. Przyjmujemy, że przez dzielnik popłynie prąd ok. 2mA. Wówczas R5 obliczamy dzieląc wartość napięcia odniesienia przez prąd dzielnika. Wybieramy najbliższą dogodną wartość opornika R5 równą 3.3 kΩ. Opornik R4 obliczymy ze wzoru

R4 = (Uo - Uz) x R5/Uz,

gdzie Uo - napięcie wyjściowe zasilacza, Uz - wartość napięcia odniesienia.

W naszym przypadku R4 = 3 kΩ. Przy dokładnym doborze wartości napięcia wyjściowego jeden z oporników należy skorygować z uwagi na stosunkowo duży rozrzut napięcia Uz (6.8V do 7.5V) oraz tolerancję użytych oporników. Obliczenie mocy oporników pozostawiam Czytelnikowi.

W zasilaczu zastosujemy układ ograniczenia prądowego, który będzie współpracował z układem redukcji prądu przy przekroczeniu przez radiator tranzystora szeregowego określonej temperatury. Takie rozwiązanie jest bezpieczne z uwagi na brak przebicia wtórnego w tranzystorach typu MOSFET, co jest związane z ujemnym temperaturowym współczynnikiem prądu drenu (lub co wychodzi na jedno, dodatnim współczynnikiem temperaturowym oporności dren-źródło). Dlaczego wybrałem ten typ ograniczenia prądowego a nie redukcję prądu wyjściowego?. Dwu lub trzykrotna redukcja prądu pociąga za sobą konieczność wydzielenia na rezystorze ograniczającym znacznej mocy. Np. przy prądzie ograniczonym do 3A należy zastosować opór 0.22Ω. Na takim oporze przy prądzie 10A wydziela się moc 22W. W naszym przypadku obliczamy opór ograniczający prąd z zależności R3 = 0.6V/Io gdzie 0.6V - napięcie baza-emiter tranzystora ograniczającego (w układzie scalonym), Io - wartość prądu, przy którym nastąpi ograniczenie. Dla prądu 10A R3 = 0.06Ω, a moc wydzielona na rezystorze 6W. Obliczoną oporność złożymy z dwóch równolegle połączonych oporników RDO-5W-0.12Ω.

Układ ograniczenia prądu, jak już wspomniałem, ma współpracować z układem redukującym prąd wyjściowy stabilizatora (zarazem moc wydzielaną na tranzystorze) po przekroczeniu określonej temperatury radiatora, do którego jest przymocowany tranzystor (lub tranzystory). Układ redukcji prądu składa się z termistora R2 zamocowanego w pobliżu tranzystora, który wraz z opornikiem R6 tworzy dzielnik napięcia, oraz tranzystora Q2. Dzielnik zasilany jest ze źródła napięcia odniesienia stabilizatora. Przyrost temperatury radiatora (równocześnie termistora) powoduje spadek oporności termistora z uwagi na jego ujemny termiczny współczynnik oporności. Gdy na oporniku R6 spadek napięcia przekroczy 0.6V tranzystor Q2 przejdzie do stanu nasycenia. Wobec połączenia kolektora tranzystora Q2 z wyjściem wzmacniacza układu scalonego, nastąpi redukcja prądu wyjściowego stabilizatora. Obliczmy temperaturę jaką musiałby osiągnąć termistor, aby przeciążyć źródło napięcia odniesienia. Wydajność prądowa źródła wynosi 15mA. Oporność termistora zmienia się w funkcji temperatury zgodnie z zależnością (praca [2])

$$R_T = R_{25} * e^{-B*(T-298)/(298*T)};$$

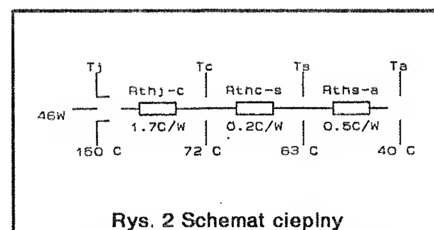
gdzie $R_T$ - oporność termistora w temperaturze T, $R_{25}$ - oporność termistora w temperaturze 25°C, e - zasada logarytmu naturalnego równa 2.718..., B - stała materiałowa termistora, T - temperatura radiatora w °K.

Przeciążenie źródła napięcia odniesienia nastąpi gdy oporność termistora osiągnie wartość około 500Ω, a temperatura 236°C. Dobierając wartość R6, ustalamy temperaturę, przy której nastąpi wyłączenie prądu. Gdy termistor osiągnie temperaturę 63°C jego oporność przybierze wartość 23.5kΩ. Wartość opornika R6 można obliczyć ze wzoru

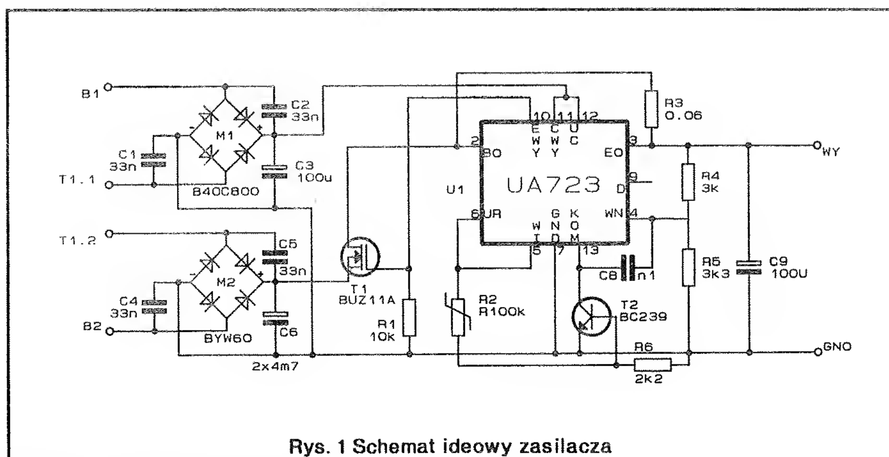
$R6 = 0.09 * R_T$.

Dla temperatury 63°C R6 = 2.1kΩ., najbliższa wartość w szeregu E24 wynosi 2.2kΩ.

Jako tranzystor szeregowy proponuję tranzystor polowy z izolowaną bramką z kanałem wzbogaconym typu n. Jest to tranzystor popularnie określany skrótem MOSFET (lub SIPMOS dla tranzystorów firmy Siemens). Dlaczego ten właśnie typ tranzystora?. Jeden argument już wymieniłem: brak efektu przebicia wtórnego, z tym związana jest łatwość łączenia równoległego (nie trzeba oporników wyrównawczych w źródle tranzystorów, natomiast producenci zalecają bramkę każdego tranzystora łączyć ze źródłem sygnału przez opór o wartości 4.7Ω do 200Ω), drugim jest sterowanie o znikomym poborze prądu. Pewną nie-



Rys. 2 Schemat cieplny



Rys. 1 Schemat ideowy zasilacza

dogodnością jest konieczność sterowania bramki względem źródła napięciem o wartości kilku wolt. Na koniec określimy dopuszczalną moc wydzielaną na tranzystorze. Dla tranzystora BUZ11A oporność termiczna wynosi Rthj-c = 1.7°C/W. Do obliczeń przyjmujemy oporność termiczną obudowa tranzystora radiator Rthc-s = 0.2°C/W (w przypadku stosowania smaru silikonowego), oporność termiczną radiator otoczenie Rtrs-a = 0.5°C/W, maksymalną temperaturę otoczenia 40°C. Dopuszczalną moc wydzieloną na tranzystorze obliczamy ze wzoru

P = (Tj-Ta)/(Rthj-c + Rthc-s + Rths-a),

gdzie Tj - dopuszczalna temperatura złącza tranzystora dla obranego tranzystora wynosi 150°C, Ta - temperatura otoczenia, którą przyjmiemy równą 40°C. Dla tych warunków obliczona moc wynosi 46W. Jest sprawą zrozumiałą, że wcześniej obliczyłem moc jaka wydzieli się na tranzystorze z iloczynu prądu obciążenia i napięcia wejściowego a później dobrałem radiator. Dopuszczalna moc na tranzystorze, którą obliczyliśmy, pomocna jest do zobrazowania rozkładu temperatur przy przepływie mocy od złącza tranzystora do otoczenia. Jest to konieczne do ustalenia temperatury zadziałania układu wyłączającego prąd. Przyrost temperatury na oporności termicznej obliczamy mnożąc oporność termiczną przez moc przepływającą (rozprowadzaną) przez tę oporność. Wynik obliczeń obrazuje Rys.2. Dobór pozostałych elementów tj. prostowników pozostawiam dociekliwości Czytelnika informując, że napięcie pomocnicze, zasilające układ scalony, winno być wyższe od napięcia wyjściowego o około 8 do 10V.

Dlaczego nie zaproponowałem zasilacza impulsowego?. Głównie z dwóch powodów: skomplikowania układu oraz kłopotów związanych z generowanymi zakłóceniami. Zasilacz opracowano w specjalistycznej firmie LABEL.

## Spis elementów

Układ scalony µA723 - 1szt./U

Mostek prostowniczy B40C800 -1szt./M1

Mostek prostowniczy BYW60 -1szt./M2

Tranzystor SIPMOS BUZ71A - 1szt./Q1

Tranzystor BC239 - 1szt./Q2

Kondensator KFP 100nF/500V - 1szt./C8

Kondensator KFPf-2F 33nF/63V -4szt./C1, C2, C4, C5

Kondensator elektrolityczny 04/U 100µF/40V - 2szt./C3, C9

Kondensator elektrolityczny 61/L 4700µF/40V - 2szt./C6

Rezystor RDO 5W 0.12Ω 5% -2szt./R3

Rezystor RWW 0.25W 2.2kΩ 5% -1szt./R6

Rezystor RWW 0.25W 3kΩ 5% - 1szt./R4

Rezystor RWW 0.25W 3.3kΩ 5% -1szt./R5

Rezystor RWW 0.25W 10kΩ 5% -1szt./R1

Termistor NTC 211 100kΩ - 1szt./R2

*inż. Andrzej Dębski*


*Literatura:*

*[1] A. Borkowski: Układy scalone w stabilizatorach napięcia stałego. WNT Warszawa 1985.*

*[2] A. Świt, J. Pułtorak: Przyrządy półprzewodnikowe WNT Warszawa 1976.*


# Popularny 8-Bitowy Przetwornik C/A DAC 0808 (odpowiednik MC1408, MC1508)

## Właściwości

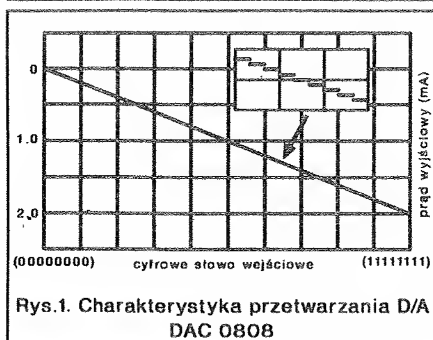
- max błąd nieliniowości 0.19% FS
- czas przetwarzania typ 150ns
- niezanegowane wejścia cyfrowe zgodne z układami ECL, TTL, CMOS, PMOS
- duża szybkość narastania prądu wyjściowego 8mA/µs
- szeroki zakres temperatur (-55°C +125°C)
- standardowy zakres napięć zasilających +5V. -5V do -15V

## Typowe zastosowanie

- w układach przetwarzania A/C
- w układach syntezy napięciowej
- w układach cyfryzacji i dekodowania sygnałów AUDIO
- w układach programowanych źródeł odniesienia
- w układach cyfrowych sumatorów i układów odejmujących
- w układach kompresji dynamiki mowy
- w układach sterowania silnikami krokowymi

Parametry elektryczne ($V_{CC}$=+5V, $V_{EE}$=-15V, $V_{REF}/R_{14}$=2mA, T=25°C)

| Parametr | Symbol | MIN | TYP | MAX | Jedn. |
|---|---|---|---|---|---|
| Czas przetwarzania | $t_s$ | | 150 | | ns |
| Czas propagacji | $t_{PHL}$, $t_{PLH}$ | | 30 | | ns |
| Dryf temperaturowy | $T_{CIO}$ | | -20 | | PPM/°C |
| Poziom wejść cyfrowych<br>wysoki poziom "1"<br>niski poziom "0" | <br>$V_{IH}$<br>$V_{IL}$ | <br>2.0<br> | | <br><br>0.8 | <br>V<br>V |
| Prąd wejściowy wejść cyfrowych<br>$V_{IH}$=5V<br>$V_{IL}$=0.8V | <br>$I_{IH}$<br>$I_{IL}$ | | <br>0<br>-0.4 | <br>0.04<br>-0.8 | <br>mA<br>mA |
| Zakres prądu wyjściowego<br>$V_{EE}$=-5.0V<br>$V_{EE}$=-15V | <br>$I_{OR}$<br>$I_{OR}$ | <br>0<br>0 | <br>2<br>2 | <br>2.1<br>4.2 | <br>mA<br>mA |
| Prąd wyjściowy $V_{REF}$=2V, $R_{14}$=1kΩ | $I_O$ | 1.9 | 1.99 | 2.1 | mA |
| Prąd wyjściowy (wszystkie wejścia "0") | $I_{O(MIN)}$ | | 0 | 4.0 | µA |
| Prąd zasilający (bity wejściowe w stanie niskim) | $I_{CC}$<br>$I_{EE}$ | | +13.5<br>-7.5 | +22<br>-13 | mA<br>mA |
| Zakres napięć zasilających | $V_{CCR}$<br>$V_{EE}$ | +4.5<br>-4.5 | +5.0<br>-15 | +5.5<br>-16.5 | V<br>V |
| Pobór mocy (bity wej. - low)<br>$V_{EE}$=-5.0V<br>$V_{EE}$=-15.0V<br>Pobór mocy (bity wej. - high)<br>$V_{EE}$=-5.0V<br>$V_{EE}$=-15.0V | <br>$P_D$<br>$P_D$<br><br>$P_D$<br>$P_D$ | | <br>105<br>190<br><br>90<br>160 | <br>170<br>305<br><br><br> | <br>mW<br>mW<br><br>mW<br>mW |




Rys.1. Charakterystyka przetwarzania D/A DAC 0808

## Opis ogólny

Układ DAC 0808 jest 8-bitowym monostabilnym przetwornikiem cyfrowo-analogowym o czasie ustalania nie przekraczającym 150ns i małym poborze mocy. Dokładność względna przetwornika lepsza niż ±0,19% gwarantuje monotoniczność i liniowość charakterystyki przetwarzania C/A (patrz Rys.1). Prąd wyjściowy odpowiadający stanowi logicznemu 0 na wszystkich wejściach cyfrowych jest mniejszy niż 4μA, co zapewnia wymaganą dokładność zera jeśli tylko $I_{REF} = I_{14} \geq 2mA$. Duża wszechstronność współpracy z układami TTL, CMOS, ECL oraz mała liczba dodatkowych elementów w aplikacji przetwornika sprawia, że jest on chętnie stosowany w najróżniejszych urządzeniach i układach analogowych i cyfrowych.

Uproszczony schemat przetwornika C/A DAC 0808 przedstawiono na Rys.3. Konstrukcja układu jest typowa dla przetworników C/A pracujących z przełączeniem prądów i drabinką rezystancyjną R-2R. Prąd wyjściowy jest iloczynem wartości słowa cyfrowego i wejściowego prądu odniesienia

$I_{14}=V_{REF}/R_{14}$.

Prąd odniesienia może mieć wartość ustaloną lub zmieniać się od 0mA do 4mA. Prąd pełnego zakresu $I_{FS}$ jest liniową funkcją prądu odniesienia $I_{14}$, zgodnie z zależnością

$I_{FS}=I_0+\overline{I_0}=255/256*I_{14}$

W ogólnym przypadku prąd wyjściowy przetwornika C/A DAC 0808 wyraża się zależnością:

$I_{WY}=k*(A_1/2+A_2/4+A_3/8+A_4/16+A_5/32+ +A_6/64+A_7/128+A_8/256)$

gdzie: $k=V_{REF}/R_{14}$

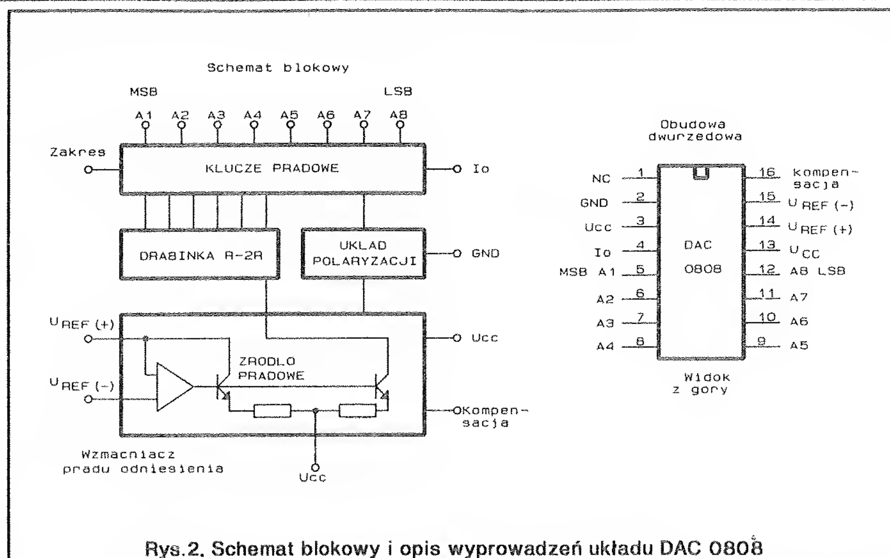
$A_1$ - bit MSB

$A_2$, $A_3$, $A_4$, $A_5$, $A_6$, $A_7$ - kolejne bity słowa cyfrowego

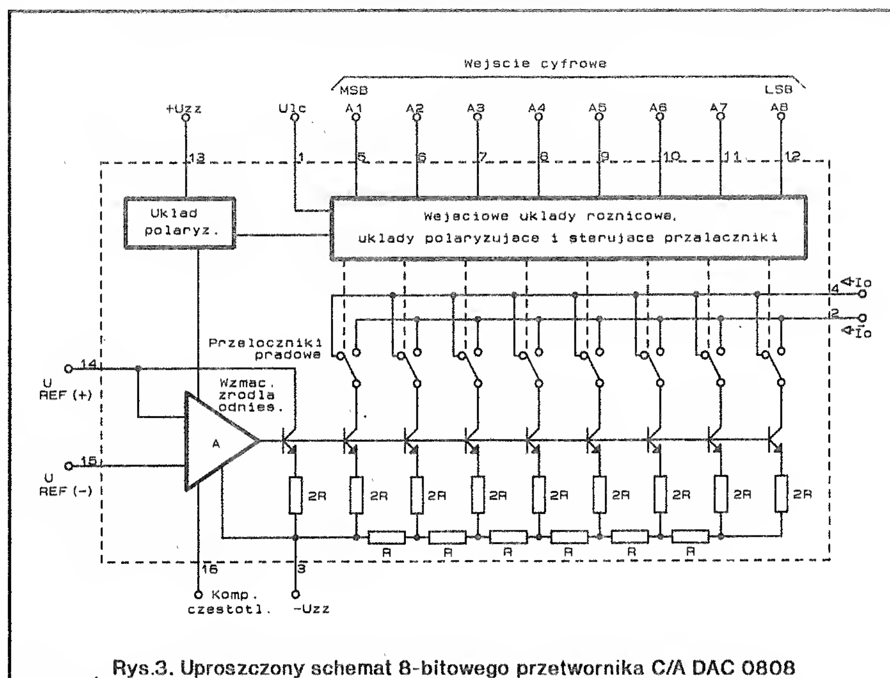
$A_8$ - bit LSB

Jak już wspomniano prąd odniesienia $I_{14}$ może być dobrany z przedziału od 0 do 4mA. W większości zastosowań $I_{14}$=2mA. Regulację prądu odniesienia umożliwia rezystor suwakowy dołączony do wejścia wzmacniacza źródła odniesienia. (Rys.3). Źródło napięcia odniesienia może mieć dowolną polaryzację. Sposób dołączenia do przetwornika źródła napięcia odniesienia o polaryzacji dodatniej i ujemnej przedstawiono na Rys.4.

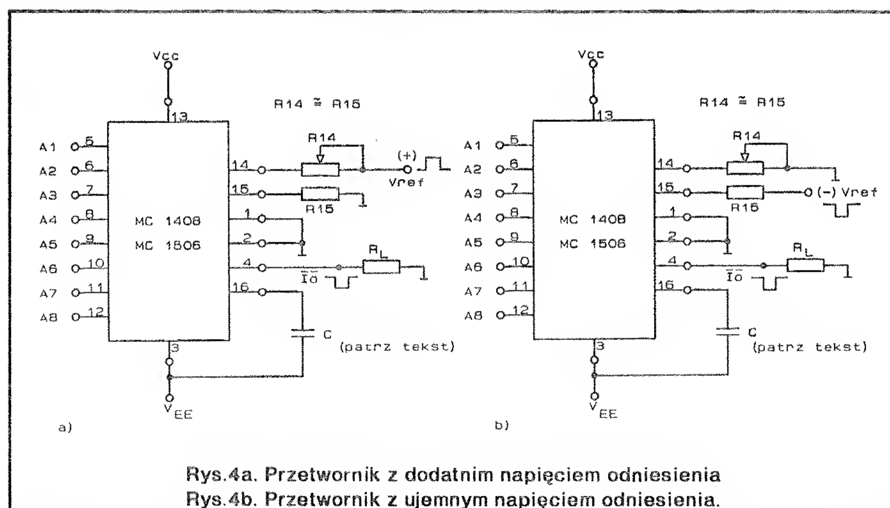
Ujemne napięcie odniesienia może być podłączone przez rezystor $R_{15}$(sytuacja z Rys.4b) do przetwornika jeśli jego wartość nie przekracza napięcia $V_{EE}$ - 3V. W celu eliminacji niekorzystnego wpływu dryfu temperaturowego na dokładność przetwarzania rezystor $R_{15} \approx R_{14}$. Kondensator C z Rys.4 podłączony między $V_{EE}$ a wyprowadzeniem 16 spełnia funkcję kondensatora




Rys.2. Schemat blokowy i opis wyprowadzeń układu DAC 0808

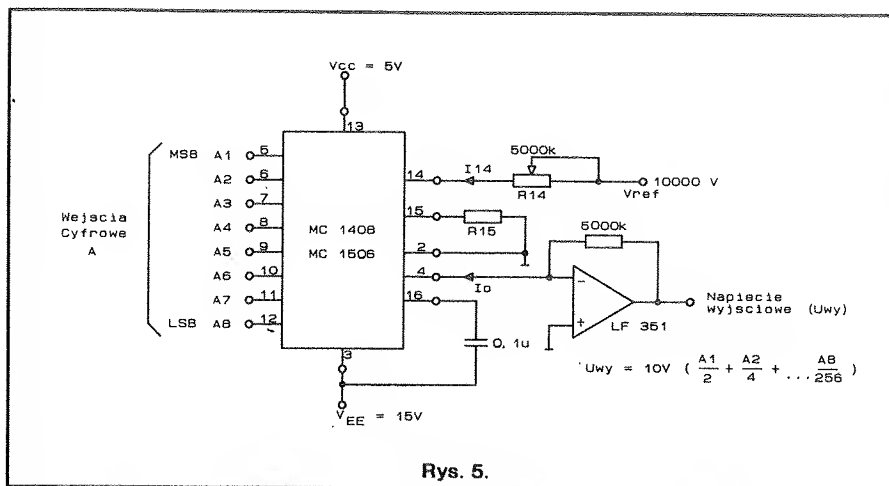



Rys.3. Uproszczony schemat 8-bitowego przetwornika C/A DAC 0808

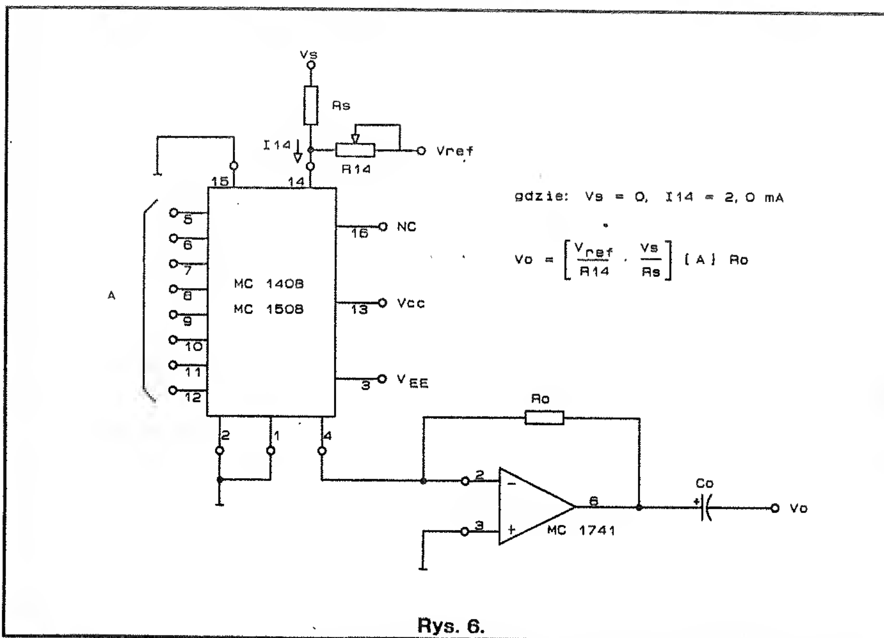



Rys.4a. Przetwornik z dodatnim napięciem odniesienia
Rys.4b. Przetwornik z ujemnym napięciem odniesienia.

kompensującego. Dla rezystora $R_{14}$ o wartości 1; 2.5 i 5kΩ minimalna wartość kondensatora C to odpowiednio 15; 37 i 75pF.



Rys. 5.



Rys. 6.

## Praktyczne układy wykorzystujące przetwornik 8-bitowy DAC 0808 ( na schematach oznaczony jako MC 1408 lub MC 1508)

**1)** Typowy przetwornik C/A ogólnego zastosowania (rys. 5)

Do wejść A1...A8 dołączamy wejściowe słowo cyfrowe. Rezystorem $R_{14}$ ustalamy $I_{14}$=2mA. Dołączony wzmacniacz operacyjny spełnia funkcję konwertera prąd-napięcie. Napięcie wyjściowe wzmacniacza operacyjnego wynosi więc

$U_{WY}=5k*I_0$

gdzie:

$I_0=I_{14}*(A_1/2+A_2/4+...+A_8/256)$

dla ustalonego prądu odniesienia I14=2mA otrzymujemy

$U_{WY}=5k*2mA(A_1/2+...+A_8/256)=$

$=10V*(A_1/2+...+A_8/256)$

Podając na wejście słowo cyfrowe od 00000000 do 11111111 otrzymamy skokową zmianę napięcia od 0V do (255/256)*10V

**2)** DAC 0808 w układzie cyfrowo-programowanego współczynnika wzmocnienia lub tłumika sygnału wejściowego $V_s$ (rys. 6)

Napięcie wyjściowe:

$V_0=[V_{REF}/R_{14}+V_S/R_S](A)R_0$

Kiedy $V_s$=0V to $I_{14}$=2mA

**3)** Przetwornik C/A DAC 0808 w układzie odejmującym dwa 8-bitowe słowa cyfrowe A i B (wynik analogowy) lub regulowanego tłumika różnicy napięć ($V_{REF1}$ i $V_{REF2}$) (rys. 7).

$I_0=I_{01}-I_{02}=V_{REF1}/R_{14(1)}(A)-V_{REF2}/R_{14(2)}(B)$

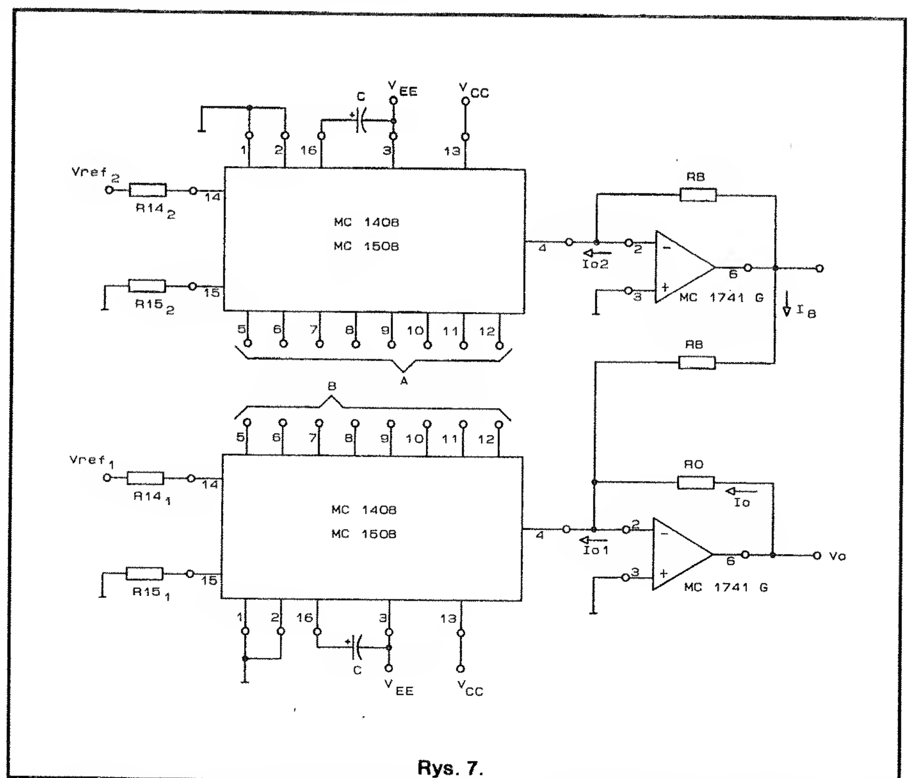
Jeżeli: $V_{REF1}/R_{14(1)}=V_{REF2}/R_{14(2)}$

to: $V_0=V_{REF1}/R_{14(1)}*R_0\ ((A)-(B))$

Jeżeli połączymy wejścia cyfrowe A z B otrzymamy:

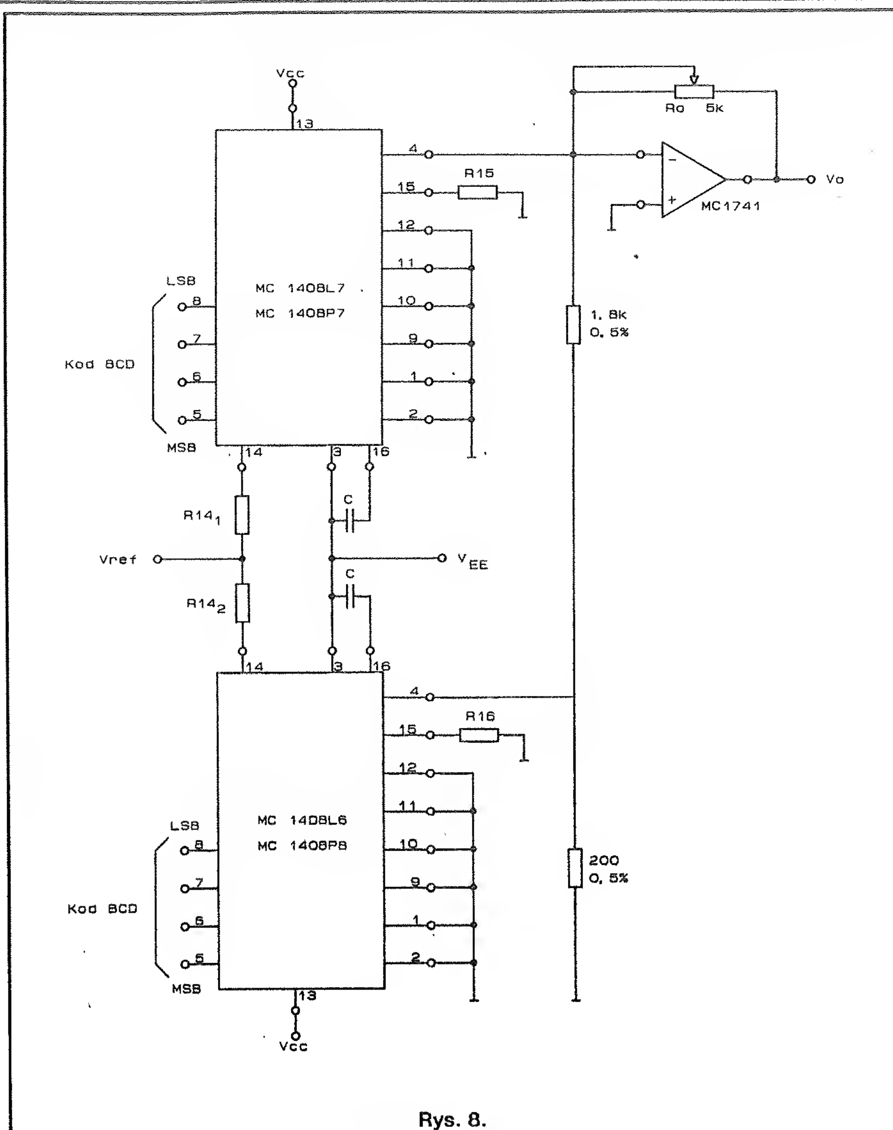
$V_0=(A)[V_{REF1}/R_{14(1)}-V_{REF2}/R_{14(2)}]$

*c.d. na następnej stronie*

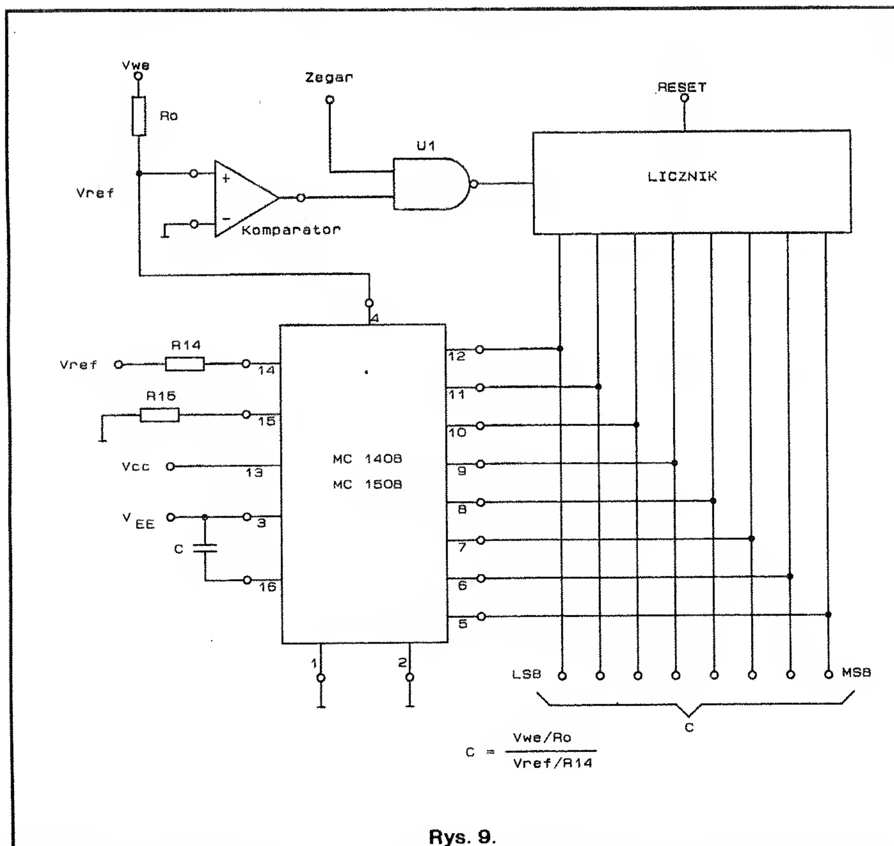


Rys. 7.

**4)** Dysponując dwoma przetwornikami D/A 8-bit. możemy zbudować konwerter 2 cyfr kodu BCD na odpowiadające im wartości napięć analogowych (rys. 8). Należy przy tym dokładnie dobrać rezystancję tak, by uzyskać stosunek starszej cyfry od młodszej jak 10/1.




Rys. 8.

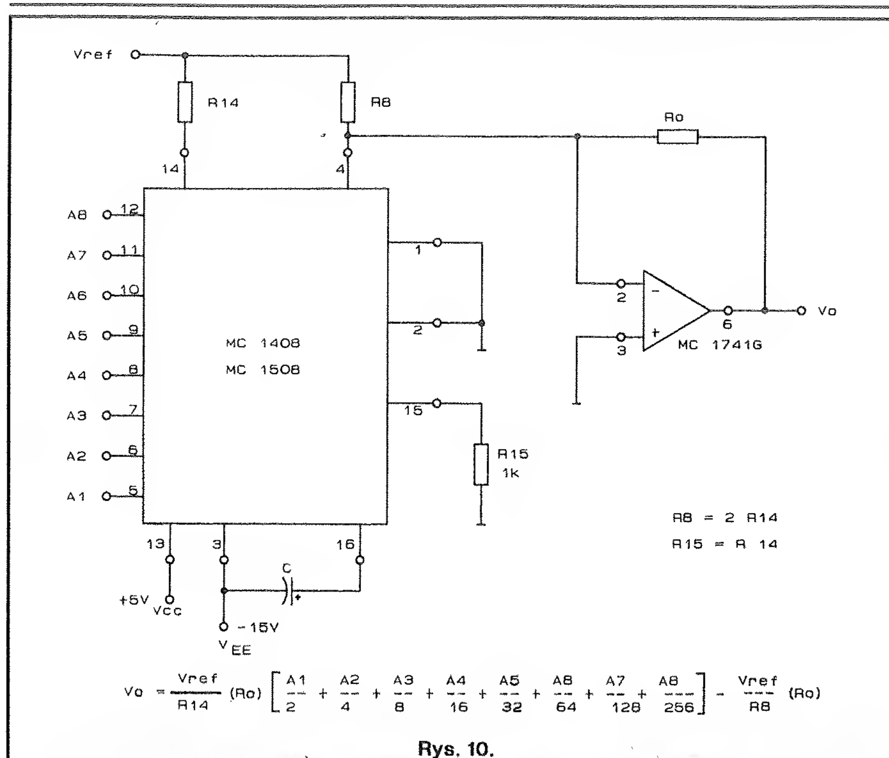



Rys. 9.

**5)** Wykorzystanie przetwornika C/A do budowy przetwornika A/D (rys.9).

Należy pamiętać, że przetwarzamy wartość próbki sygnału analogowego doprowadzonego do wejścia $V_{IN}$. 8-bitowy licznik rozpoczyna wraz z taktem zegara zliczanie od zera w górę. Zliczanie odbywa się tak długo aż przetworzone słowo cyfrowe na sygnał analogowy zrówna się z wartością mierzonej próbki. Wówczas na wyjściu komparatora pojawi się stan niski, który z kolei zablokuje CLOCK (na wyjściu NAND U1 stan wysoki). Stan C na wyjściu licznika będzie cyfrową wartością mierzonej (przetwarzanej) próbki analogowego sygnału $V_{IN}$.

*c.d na str.17*




$$V_o = \frac{V_{ref}}{R_{14}}(R_o)\left[\frac{A_1}{2}+\frac{A_2}{4}+\frac{A_3}{8}+\frac{A_4}{16}+\frac{A_5}{32}+\frac{A_6}{64}+\frac{A_7}{128}+\frac{A_8}{256}\right] - \frac{V_{ref}}{R_8}(R_o)$$

Rys. 10.

**6)** Przetwornik C/A w układzie umożliwiającym otrzymanie wyjściowego napięcia o polaryzacji dodatniej i ujemnej lub napięcia ujemnego.

Zmienną polaryzację napięcia wyjściowego otrzymujemy podając na wejście przetwornika odpowiednie słowo cyfrowe. Jeżeli R8=2R14 więc:

$V_o=V_{REF}/R_{14}*R_o(A_1/2+...+A_8/256)-$
$-V_{REF}/2R_{14}*R_o$

Po dalszych przekształceniach:

$V_o=V_{REF}/2R_{14}*R_o(2*(A)-1)$

Jeżeli wejściowe słowo kodowe zawierać się będzie w przedziale 00(Hex) do 80(Hex) napięcie wyjściowe będzie miało polaryzację ujemną (znak w nawiasie ujemny). Dla słowa wejściowego 80(Hex) nap. wyjściowe będzie równe 0. Dla słowa wejściowego w przedziale 80(Hex) do FF(Hex) polaryzacja napięcia wyjściowego będzie dodatnia.

*mgr inż. Dariusz Bieńkowski*

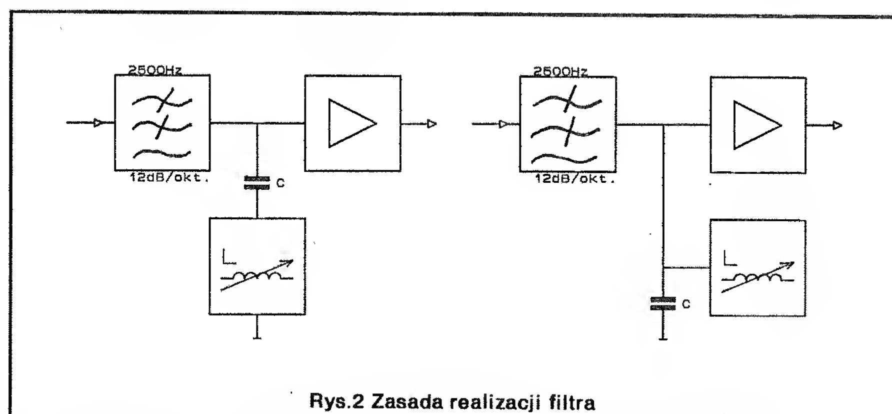
# Filtry małej częstotliwości

Dla amatorów krótkofalarstwa, radioodbiorniki z reguły posiadają zbyt dużą szerokość pasma. Również ze względu na czułość, często słabe sygnały są zagłuszane przez szumy. Także i silne sygnały SSB i CW są nieraz zakłócane i utrudniają życie amatorom, gdyż informacja nie może być dobrze odbierana. Przy tym również gwizd interferencyjny nie jest całkowicie tłumiony. W celu zmniejszenia tych trudności niżej będą przedstawione propozycje dodatkowych filtrów m.cz.

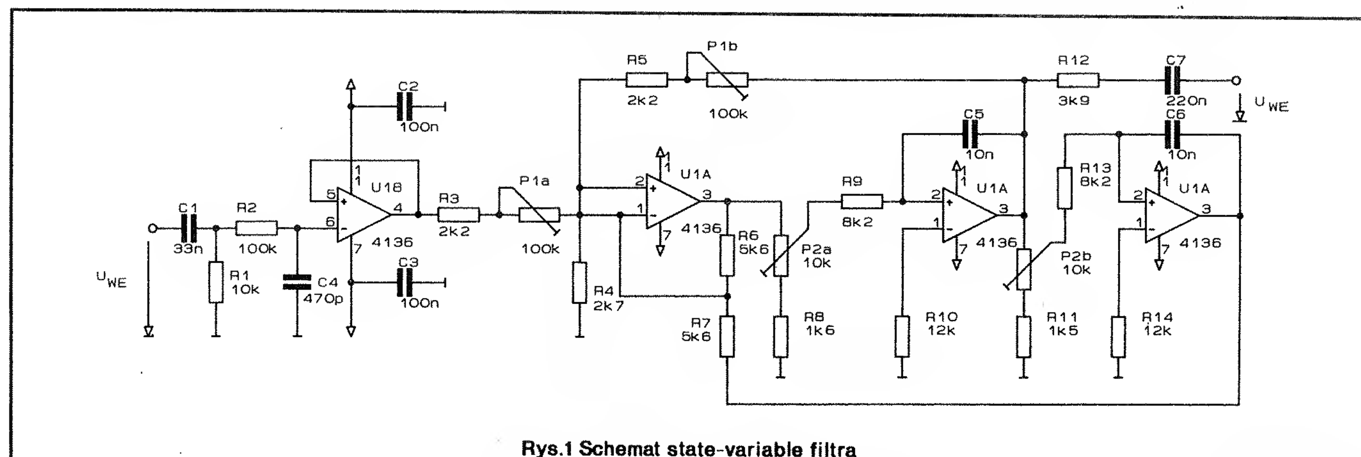
## State - Variable filtr

Na Rys.1 pokazany jest schemat aktywnego filtra RC, w którym są regulowane: średnia częstotliwość oraz szerokość pasma.

Obwód wejściowy tworzony jest przez rezystory R1, R2 i kondensatory C1 i C4. Szerokość pasma znajduje się pomiędzy 500Hz i 3.4kHz. Układ US1 działa jako stopień buforowy. Filtr jest zrealizowany na układach US2 + US4. Dobroć regulowana jest przy pomocy rezystora P1. Rezystorem P2 można można zmieniać średnią częstotliwość pomiędzy 200Hz i 2kHz. W układzie mogą być stosowane inne typy wzmacniaczy operacyjnych. Temperaturowa stabilizacja punktu pracy nie jest tutaj wymagana. Rezystor R12 określa głośność i może również służyć do dopasowywania słuchawek.




Rys.2 Zasada realizacji filtra




Rys.1 Schemat state-variable filtra

## Aktywny filtr CW-NOTCH

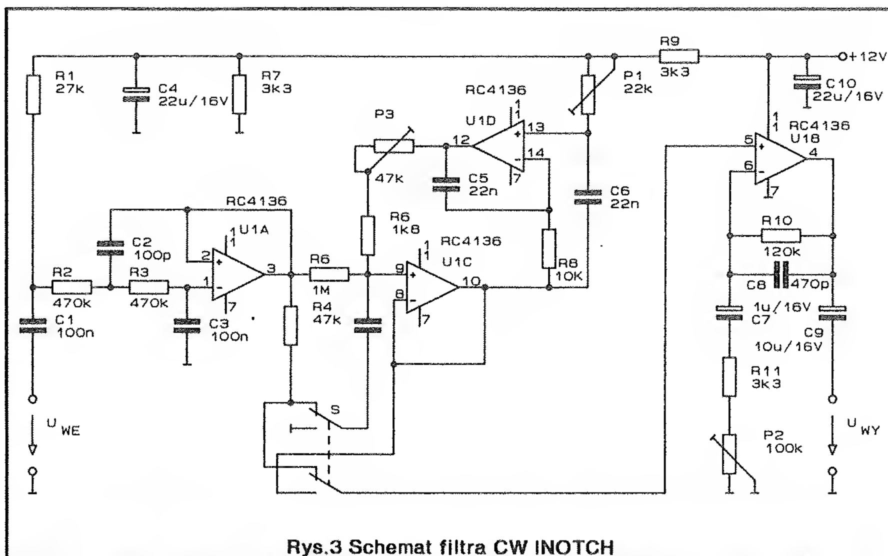
Rys.2 przedstawia zasadę realizacji filtrów: blokującego pasmo (z lewej strony) oraz przepuszczającego pasmo (z prawej strony). Dla pierwszego rodzaju pracy filtra są tłumione dźwięki intermodulacyjne lub zakłócenia - CW (Notch-filtr), a w drugiego rodzaju pracy są przenoszone sygnały telegraficzne. Różnica polega na wstawieniu elementów L i C.

Na Rys.3 pokazana jest praktyczna realizacja filtra. Jako aktywne komponenty są zastosowane wzmacniacze operacyjne US2 i US3. Układ US1 służy do tłumienia bardzo wysokich częstotliwości zakłóceń. Stopień wyjściowy na US4, jest strojony przez P3. Przy pomocy P2 ustawiana jest głośność. Średnia częstotliwość jest regulowana pomiędzy 300Hz i 4kHz przy pomocy P3.

*mgr inż. Zbigniew Pędzik*

*Opracowano na podstawie:*

*FUNKAMATEUR 8/90*



Rys.3 Schemat filtra CW INOTCH

# Lista rozkazów mikrokomputerów serii MCS-48

1. ADO A, # n: A ← A + M [PC + 1]: dodaj drugi bajt rozkazu do zawartości okumulatora

| 00000011 |
|---|
| n |

CY AC
↕ ↕

2. ADD A, R: A ← A + R: dodaj zawartość rejestru R do akumulatora

| 01101XXX |
|---|

CY AC
↕ ↕

3. ADD A, @ R': A ← A + M (R'): dodaj zawartość komórki pamięci wskazanej przez rejestr R' do akumulatora

| 0110000Y |
|---|

CY AC
↕ ↕

4. ADDC A, # n: A ← A + M [PC + 1] + CY: dodaj z przeniesieniam

| 00010011 |
|---|
| n |

CY AC
↕ ↕

5. AODC A, R: A ← A + R + CY: dodaj z przeniesieniem

| 01111XXX |
|---|

CY AC
↕ ↕

6. AOOC A, @ R': A ← A + M (R') + CY: dodaj z przeniesianiam

| 0111000Y |
|---|

CY AC
↕ ↕

7. ANL A, # n: A ← A ∧ M [PC + 1]: pomnóż logicznie zawartość akumulatora i drugi bajt rozkazu

| 01010011 |
|---|
| n |

6. ANL A, R: A ← a ∧R: pomnóż logicznie akumulator i zawartość rejestru R

| 01011XXX |
|---|

9. ANL A, @ R': A ← A ∧ M (R'): pomnóż logicznie akumulator i zawartość komórki pamięci wskazanej przez rejestr R'

| 0101000Y |
|---|

10. ANL BUS, # n: BUS ← BUS ∧ M [PC + 1]: pomnóż logicznie zawartość portu PO i drugi bajt rozkazu

| 10011000 |
|---|
| n |

11. ANL P, # n: P ← P ∧ M [PC + 1]: pomnóż logicznie zawartość portu P i drugi bajt rozkazu

| 100110XX |
|---|
| n |

12. ANLD EP, A: EP ← EP ∧ A ‹3 + 0›: pomnóż logicznie zawartość portu EP i młodszy półbajt akumulatora

| 100111PP |
|---|

13. CALL a: M (SP) ← PSW ‹7 + 4› OPC; SP ← SP + 1, PC ‹11 + 0› ← PC ‹11› OM [PC] ‹7 + 5› OM [PC + 1): przejdź do podprogramu bezwarunkowo; na stoa wysyłana jest zawartość licznika rozkazów (stos ‹11 + 0› ← PC) i cztery starsze bity słowa stanu (stos ‹15 + 12› ← PSW ‹7 + 4›) i wskaźnik stosu jest zwiększany o 1; do licznika rozkazów wpisywany jest 11-bitowy adres podprogramu, przy czym bit dwunasty PC nie ulega zmianie - skok do podprogramu odbywa się w danym bloku pamięci o pojemności 2KB

| $a_{10}$ $a_9$ $a_8$ 10100 |
|---|
| $a_7$ ÷ $a_0$ |

14. CLR A: A ← 0: zaruj akumulator

| 00100111 |
|---|

15. CLR C: CY ← 0: zeruj bit przeniesienia

| 10010111 |
|---|

16. CLR FO: FO ← 0: zeruj bit FO

| 10000101 |
|---|

17. CLR F1: F1 ← 0: zaruj bit F1

| 10100101 |
|---|

18. CPL A: A ← $\bar{A}$: zaneguj akumulator

| 00110111 |
|---|

| Rozkaz | Kod | Operacja | Opis |
|---|---|---|---|
| 19. CPL C: | 10100111 | CY ← $\overline{CY}$: | zaneguj bit przeniesienia |
| 20. CPL F0: | 10010101 | F0 ← $\overline{F0}$: | zaneguj bit F0 |
| 21. CPL F1: | 10110101 | F1 ← $\overline{F1}$: | zaneguj bit F1 |
| 22. DAA: | 01010111 | | korekcja dziesiętna CY AC ↕ ↕ |
| 23. DEC A: | 00000111 | A ← A - 1: | zmniejsz akumulator o 1 |
| 24. DEC R: | 11001XXX | R ← R - 1: | zmniejsz rejestr R o 1 |
| 25. DJNZ R, a8: | 11101XXX / $a_7 \div a_0$ | R ← R - 1; R≠0 to PC ‹7 ÷ 0› ← M [PC + 1] | skocz, gdy zawartość rejestru R nie równa się zeru; · zmniejszenie zawartości rejestru 01; · gdy R≠0, do młodszego bajtu licznika programu wpisany zostaje 8-bitowy adres a |
| 26. DIS I: | 00010101 | | zablokuj przerwania zewnętrzne |
| 27. DIS TCNTI: | 00110101 | | zablokuj przerwania wewnętrzne |
| 28. EN I: | 00000101 | | odblokuj przerwania zewnętrzne |
| 29. EN TCNTI: | 00100101 | | odblokuj przerwanie wewnętrzne |
| 30. ENTO CLK: | 01110101 | | podaj CLK na wyprowadzenie TO |
| 31. IN A, P: | 000010XX | A ← P: | prześlij zawartość portu P do akumulatora |
| 32. INS A, BUS: | 00001000 | A ← BUS: | prześlij zawartość portu P0 do akumulatora |
| 33. INC A: | 00010111 | A ← A + 1: | zwiększ akumulator |
| 34. INC R: | 00011XXX | R ← R + 1: | zwiększ rejestr R |
| 35. INC @ R': | 0001000Y | M (R') ← M (R') + 1: | zwiększ zawartość komórki pamięci wskazanej przez rejestr R' |
| 36. JBi a8: | bbb10010 / $a_7 \div a_0$ | A (Bi) = 1 to PC ‹7÷0› ← M [PC + 1]; A (Bi) = 0 to PC ← PC + 2: | skocz, gdy i-ty bit akumulatora jest równy 1; wówczas do licznika rozkazów wpisywany jest drugi bajt rozkazu (skok odbywa się w ramach 256B strony bieżącej) |
| 37. JC a8: | 11110110 / $a_7 \div a_0$ | CY = 1 to PC ‹7 ÷ 0› ← M [PC + 1]; CY = 0 to PC ← PC + 2: | skocz, gdy CY = 1; |
| 38. JF0 a8: | 10110110 / $a_7 \div a_0$ | F0 = 1, to PC ‹7 ÷0› ← M [PC + 1]; F0 = 0, tep PC ← PC + 2: | skocz, gdy F0 = 1 |
| 39. JF1 a8: | 01110110 / $a_7 \div a_0$ | F1 = 1 to PC ‹7 ÷ 0› ← M [PC + 1]; F1 = 0 to PC ← PC + 2: | skocz, gdy F1 = 1 |
| 40. JMP a: | $a_{10}$ $a_9$ $a_8$ 00100 / $a_7 \div a_0$ | PC ‹11 ÷ 0› ← PC ‹11› O M [PC] ‹7 ÷ 5› O M [PC + 1]: | skok bezwarunkowy do adresu a (w ramach jednego bloku 2KB) |
| 41. JMPP @ A: | 10110011 | PC ‹7 ÷ 0› ← M (A): | skok bezwarunkowy do adresu zawartego w komórce pamięci wskazanej przez akumulator (skok w ramach 256B strony bieżącej) |
| 42. JNC a8: | 11100110 / $a_7 \div a_0$ | CY = 0 to PC ‹7 ÷ 0› ← M [PC + 1]; CY = 1 to PC ← PC + 2 | skocz, gdy CY = 0 |
| 43. JNI a8: | 10000110 / $a_7 \div a_0$ | $\overline{INT}$ = 0 to PC ‹7 ÷ 0› ← M [PC + 1]; $\overline{INT}$=1 to PC ← PC+2 | skocz, gdy jest przerwanie zewnętrzne (przy zablokowanym układzie przerwań) zewnętrznych |
| 44. JNT0 a8: | 00100110 | T0 = 0 to PC ‹7 ÷ 0› ← M [PC + 1]; T0 = 1 to PC ← PC +2 | skocz, gdy T0 = 0 |
| 45. JNT1 a8: | 01000110 / $a_7 \div a_0$ | T1 = 0 to PC ‹7 ÷ 0› ← M [PC + 1]; T1 = 1 to PC ← PC + 2 | skocz, gdy T1 = 0 |
| 46. JNZ a8: | 10010110 / $a_7 \div a_0$ | A ≠ 0 to PC ‹7 ÷0› ← M[PC + 1]; A = 0 to PC ← PC + 2 | skocz, gdy akumulator nie równa się zeru |
| 47. JTF a8: | 00010110 / $a_7 \div a_0$ | TF = 1 to PC ‹7 ÷ 0› ← M [PC + 1]; TF=0 to PC ← PC+2 | skocz, gdy wystąpiło przepełnienie licznika (przy zablokowanym układzie przerwań wewnętrznych) |
| 48. JT0 a8: | 00110110 / $a_7 \div a_0$ | T0 = 1 to PC ‹7 ÷ 0› ← M [PC + 1]; T0 = 0 to PC ← PC + 2 | skocz, gdy T0 = 1 |
| 49. JT1 a8: | 01010110 / $a_7 \div a_0$ | T1 = 1 to PC ‹7 ÷ 0› ← M [PC + 1]; T1 = 0 to PC ← PC + 2 | skocz, gdy T1 = 1 |
| 50. JZ a8: | 11000110 / $a_7 \div a_0$ | A = 0 to PC ‹7 ÷ 0› ← M [PC + 1]; A ≠ 0 to PC ← PC + 2 | skocz, gdy akumulator równa się zero (wszystkie bity) |
| 51. MOV A, # n: | 00100011 / n | A ← M [PC + 1]: | prześlij do akumulat. drugi bajt rozkazu (liczbę n) |

52. MOV A, PSW: A ← PSW: — prześlij słowo stanu procesora do akumulatora

`11000111`

53. MOV A, R: A ← R: — prześlij zawart. rejestru R

`11111XXX`

54. MOV A, @ R': A ← M (R'): — prześlij zawartość komórki pamięci wskazanej przez rejestr R'

`1111000Y`

55. MOV A, T: A ← T: — odczytaj stan licznika

`01000010`

56. MOV PSW, A: PSW ← A: — ustaw słowow stanu procesora CY AC

`11010111`

57. MOV R, A: R ← A: — prześlij zawartość akumulatora do rejestru R

`10101XXX`

58. MOV R, # n: R ← M [PC + 1]: — prześlij do rejestru R liczbę n

`10111XXX`
`n`

59. MOV @ R', A: M (R') ← A: — prześlij akumulator do komórki pamięci wskazanej przez rejestr R'

`1010000Y`

60. MOV @ R',#n: M (R') ← M [PC + 1]: — prześlij liczbę n do komórki pamięci wskazanej przez rejestr R'

`1011000Y`
`n`

61. MOV T, A: T ← A: — ustaw licznik T

`01100010`

62. MOVD A, EP: A ‹3 ÷ 0› ← EP: — odczytaj port zewnętrzny EP
- przesłania zawartości portu do młodszego półbajtu akumulatora
- zerowania pozostałych bitów akumulatora

A ‹7 ÷ 4› ← 0

`000011PP`

63. MOVD EP, A: EP ← A ‹3 ÷ 0›: — ustaw port EP
- przesłanie do portu młodszego półbajtu akumulatora

`001111PP`

64. MOVP A, @ A: PC ‹7 ÷ 0› ← A;: — prześlij do akumulatora zawartość komórki pamięci (znajdującej się na stronie bieżącej) wskazanej przez akumulator

A ← M [PC]

`10100011`

65. MOVP3 A,@A: PC ‹7 ÷ 0› ← A; PC ‹11 ÷ 8› ← 3;: jak wyżej (komórka pamięci znajduje się na stronie trzeciej)

A ← M [PC]

`11100011`

66. MOVX A, @ R': A ← M (R'): — prześlij zawartość komórki pamięci zewnętrznej wskazanej przez rejestr R' do akumulatora

`1000000Y`

67. MOVX @ R', A: M (R') ← A: — prześlij zawart. akumulatora do komórki pamięci zew. wskazanej przez rejestr R'

`1001000Y`

68. NOP: — Nic nie rób

`00000000`

69. ORL A, # n: A ← A∨M [PC + 1]: — dodaj logicznie zawartość akumulatora i liczbę n

`01000011`
`n`

70. ORL A, R: A ← A∨R: — dodaj logicznie zawartość akumulatora i rejestru R

`01001XXX`

71. ORL A, @ R': A ← A∨M (R'): — dodaj logicznie zawartość akumulatora i komórki pamięci wskazanej przez rejestr R'

`0100000Y`

72. ORL BUS, # n: BUS ← BUS∨M [PC + 1]: — dodaj logicznie zawartość portu P0 i liczbę n

`10001000`
`n`

73. ORL P, # n: P ← P∨M [PC + 1]: — dodaj logicznie zawartość portu P i liczbę n

`100010XX`
`n`

74. ORLD EP, A: EP ← EP∨A ‹3 ÷ 0›: — dodaj logicznie zawartość portu EP i młodszy półbajt akumulatora

`100011PP`

75. OUTL BUS, A: BUS ← A: — prześlij zawartość akumulatora do portu P0

`00000010`

76. OUTL P, A: P ← A: — prześlij zawartość akumulatora do portu P

`001110XX`

77. RET: SP ← SP - 1; PC ← M [SP]: — powrót z podprogramu bez odtworzenia słowa stanu procesora
- wskaźnik stanu jest zmniejszany o 1 i zawartość komórki pamięci wskazanej przez wskaźnik stosu jest wpisana do licznika programu (PC ← stos ‹11 ÷ 0›)

`10000011`

78. RETR: SP ← SP - 1, PC ← M (SP): — powrót z podprogramu z odtwarzaniem słowa stanu procesora
- wskaźnik stosu jest zmniejszany o 1 i zawartość komórki pamięci wskazanej przez wskaźnik stosu jest wpisana do licznika programu (PC ← stos ‹11 ÷ 0›) oraz do starszego półbajtu rejestru znaczników jako słowo stanu procesora (PSW ‹7 ÷ 4› ← stos ‹15 ÷ 12›).

PSW ‹7 ÷ 4› ← M (SP)

`10010011`

CY AC

79. RL A: A ‹7 ÷ 1› ← A ‹6 ÷ 0› 0 A ‹7›: — przesuń cyklicznie w lewo zawartość akumulatora

`11100111`

80. RLC A: CY0A ‹7 ÷ 0› ← A ‹7 ÷ 0› 0CY: — przesuń cyklicznie w lewo akumulator z bitem przeniesienia CY

`11110111`

81. RR A: A ‹7 ÷ 0› ← A ‹0› 0 A ‹7 ÷ 1›: — przesuń cyklicznie w prawo

`01110111`

| | | | |
|---|---|---|---|
| 82. RRC A: | A ‹7 ÷ 0› 0 CY ← CY 0 A ‹7 ÷ 0›: | przesuń cyklicznie w prawo z przeniesieniem CY | 01100111 |
| 83. SEL MB0: | PC ‹11› ←0: | wybierz blok 0 pamieci programu · zeruje dwunasty bit licznika programu | 11100101 |
| 84. SEL MB1: | PC ‹11› ← 1: | wybierz blok 1 pamięci programu · ustawia dwunasty bit licznika programu | 11110101 |
| 85. SEL RB0: | | wybierz zestaw rejestrów R0 ÷ R7 | 11000101 |
| 86. SEL RB1: | | wybierz zestaw rejestrów R0' ÷ R7' | 11010101 |
| 87. STRT T: | | włącz układ czasowy | 01010101 |
| 88. STRT CNT: | | włącz licznik | 01000101 |
| 89. STOP TCNT: | | zatrzymaj układ czasowy/ licznik | 01100101 |
| 90. SWAP A: | A ‹7 ÷ 4›↔A ‹3 ÷ 0›: | zamień miejscami półbajty akumulatora | 01000111 |
| 91. XCH A, R: | A↔R: | wymień zawartość akumulatora i rejestru R | 01101XXX |
| 92. XCH A, @ R': | A↔M (R'): | wymień zawartość akumulatora i komórki pamięci wskazanej przez rejestr R' | 0010000Y |
| 93. XCHD A, @ R': | A ‹3 ÷ 0›↔M (RY) ‹3 ÷ 0›: | zamień miejscami młodsze półbajty akumulatora i komórki pamięci wskazanej przez rejestr R' | 0011000Y |
| 94. XRL A, # n: | A ← A⊕M [PC + 1]: | dodaj modulo 2 zawartość akumulatora i liczbę n | 11010011 / n |
| 95. XRL A, R: | A ← A⊕R: | dodaj modulo 2 zawartości akumulatora i rejestru R | 11011XXX |
| 96. XRL A, @ R': | A ← A⊕M (R'): | dodaj modulo 2 zawartości akumulatora i komórki pamięci wskazanej przez rejestr R' | 1101000Y |

## OZNACZENIA:

CY - znacznik przeniesienia; CY = 1 gdy w czasie operacji wykonanej przez ALU nastąpiło przeniesienie z najbardziej znaczącego bitu.

AC - znacznik przeniesienia połówkowego; AC = 1 gdy w czasie operacji wykonanej przez ALU nastąpiło przeniesienie z bitu czwartego na piąty.

n - liczba całkowita 8 - bitowa bez znaku.

R - jeden z rejestrów R0...R7 (R0'...R7') o numerze podanym w polu XXX kodu rozkazu, np. XXX = 111 oznacza R7 (R7')

R' - jeden z rejestrów R0, R1 (R0', R1') o numerze podanym w polu Y kodu rozkazu:Y = 0 - R0 (R0'), Y = 1 - R1 (R1')

P - port P1, P2 wskazany przez pole XX kodu rozkazu:XX = 01 - P1, XX = 10 - P2

BUS - port P0:XX = 00

EP - jeden z portów zewnętrznych wskazanych przez pole PP kodu rozkazu:PP = 00 - P4, PP = 01 - P5, PP = 10 - P6, PP = 11 - P7.

Bi - I-ty Bit akumulatora wskazany przez pole bbb kodu rozkazu: bbb = 000 - bit pierwszy B0, ..., bbb = 111 - bit Osmy B7

← - kierunek przesłania wyniku

↕ - znacznik ustawiony zgodnie z wynikiem działania (brak - znacznik bez zmian)

0 - symbol połączenia

‹bn ÷ bm› - określone bity

*mgr inż Robert Krzysztofek*

# Działanie ładunku elektrostatycznego na elementy elektroniczne

Nazwa MOS to skrót utworzony z pierwszych liter angielskich słów metal-oxide-semiconductor, czyli metal-tlenek-półprzewodnik. Metal pełni funkcję bramki, a tlenek jest dielektrykiem. Napięcie przebicia warstwy dielektryka bramki w tranzystorach MOS jest rzędu 100V, natomiast rezystancja wejściowa takiego tranzystora jest bardzo duża - rzędu tysiąca gigaomów. W związku z tym bramka jest bardzo wrażliwa na gromadzące się na niej ładunki elektrostatyczne. Układ bramka-półprzewodnik stanowi kondensator. Gromadzenie się na bramce jakiegokolwiek ładunku powoduje wzrost napięcia na warstwie dielektryka.

Przekroczenie dopuszczalnej wartości tego napięcia powoduje przebicie, a w konsekwencji przetopienie dielektryka z metaliczną bramką. Niezabezpieczony tranzystor lub układ scalony, ku naszemu zdziwieniu okazuje się być uszkodzony zanim jeszcze zaczął pracować w jakimkolwiek układzie. Winą za taki stan rzeczy możemy obciążyć, jedynie siebie lub niefrasobliwego handlowca. Oczywiście zdarzają się niekiedy buble produkcyjne. Warto wiedzieć, że jesteśmy bardzo podatni na przyjmowanie ładunku elektrostatycznego (tabela 1).

Aby choć trochę zabezpieczyć układy przed przebiciem producenci stosują na wejściach układy diodowe lub diodowo-rezystorowe (rys.3). Ponadto wewnątrz każdej struktury MOS powstają na granicach obszarów p-n bipolarne elementy pasożytnicze (np.tranzystory). Tworzą one strukturę tyrystorową, włączoną między zaciski zasilania, tak jak na rys.4.

Do uaktywnienia tyrystora wystarczy krótki impuls podany na dowolną z baz. Przy normalnej pracy inwertera nie powstają prądy włączające tyrys-

tor. Tym niemniej należy mieć na uwadze powstawanie zjawiska tyrystorowego, które w efekcie może doprowadzić do uszkodzenia układu scalonego.

Aby uchronić układy ze strukturami MOS przed zniszczeniem należy transportować je i przechowywać w pojemnikach antyelektrostatycznych, chroniąc je również przed światłem słonecznym, gdyż powoduje ono większy ruch ładunków elektrostatycznych. Wszystkie kontakty układów powinny mieć jednakowy potencjał, dlatego najlepiej wpinać je w miękkie materiały pokryte folią aluminiową. Montażu na płytkę drukowaną dokonujemy na samym końcu, gdy znajdą się na niej pozostałe elementy, oczywiście jeszcze przed załączaniem sygnałów sterujących oraz napięć zasilających. Najpierw włączamy zasilanie a potem podajemy sygnały wejściowe. Wejścia niewykorzystane w zależności od funkcji logicznej powinny być podłączone do zasilania lub masy. Niewykorzystane końcówki układów (NC) należy pozostawić niepodłączone. Wszystkie urządzenia z jakich korzystamy muszą być zabezpieczone przed przebiciem na masę (podłączamy je do wspólnego kontaktu uziemienia). Ciało operatora uziemiamy łącząc je z masą za pomocą rezystora 0,5÷1MΩ. Pomocną okaże się na pewno metalowa bransoleta od zegarka. Nie należy korzystać z odzieży wykonanej z włókien syntetycznych. Bezwzględnie należy pracować lutownicą z uziemionym grotem. Stosując się do tych zaleceń unikniemy przykrych niespodzianek. Przestrogą niech będzie tabela 2.

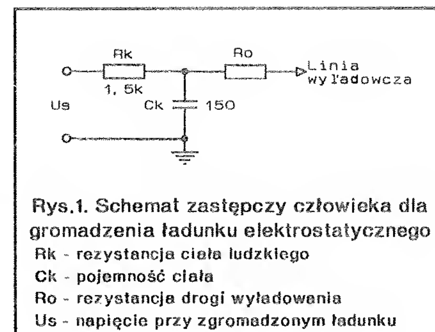
*Witold Dąbrowski*

*Literatura*:

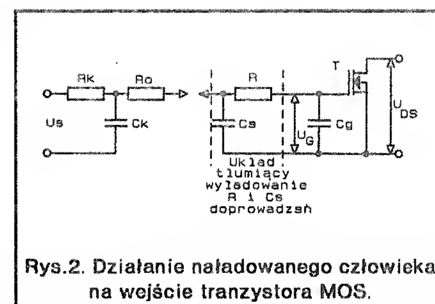

*1. P.Gajewski,J.Turczyński: Układy scalone CMOS. Zalecenia projektowe i użytkowe. Elementy półprzewodnikowe i układy scalone. Zastosowanie. Układy cyfrowe. Warszawa, PIE, 1988, nr4.*

*2. M.Polowczyk: Elementy i przyrządy półprzewodnikowe powszechnego zastosowania. WKŁ, Warszawa, 1986.*

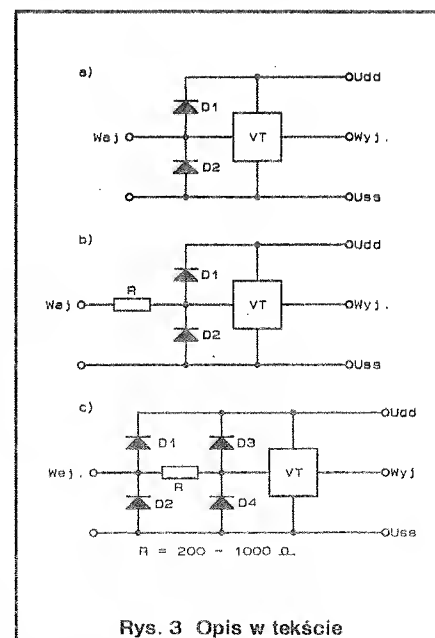
*3. Elektrostatische Aufladungen an elektronischen Bauelementen. Dipl.-Ing. Hartmut Berndt, Radio fernsehen elektronik, 7/87.*

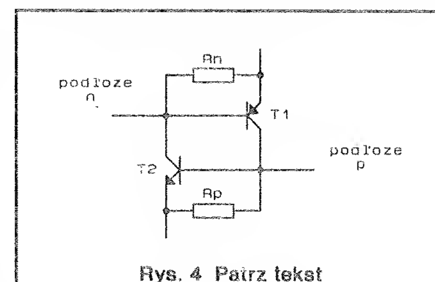

Rys.1. Schemat zastępczy człowieka dla gromadzenia ładunku elektrostatycznego
Rk - rezystancja ciała ludzkiego
Ck - pojemność ciała
Ro - rezystancja drogi wyładowania
Us - napięcie przy zgromadzonym ładunku




Rys.2. Działanie naładowanego człowieka na wejście tranzystora MOS.




Rys. 3 Opis w tekście




Rys. 4 Patrz tekst

## Tabela 1.

Niektóre prace, przy których człowiek gromadzi niszczący ładunek elektrostatyczny.

| Czynność | Ładunek [V] |
|---|---|
| Człowiek chodzący po plastikowej podłodze lub dywanie | 15 000 |
| Człowiek biorący ze stołu plastikowy pojemnik | 7 000 |
| Wyjmowanie układu scalonego w plastikowej obudowie z torebki plastikowej | 20 000 |
| Wyjmowanie układu scalonego w plastikowej obudowie z materiału piankowego | 11 000 |
| Wpinanie układu scalonego w obudowie ceramicznej w materiał piankowy i ponowne wyjęcie | 5 000 |
| Zapakowanie układu scalonego do plastikowego pudełka i wyjęcie go | 4 000 |

## Tabela 2

Napięcie niebezpieczne dla wybranych typów elementow

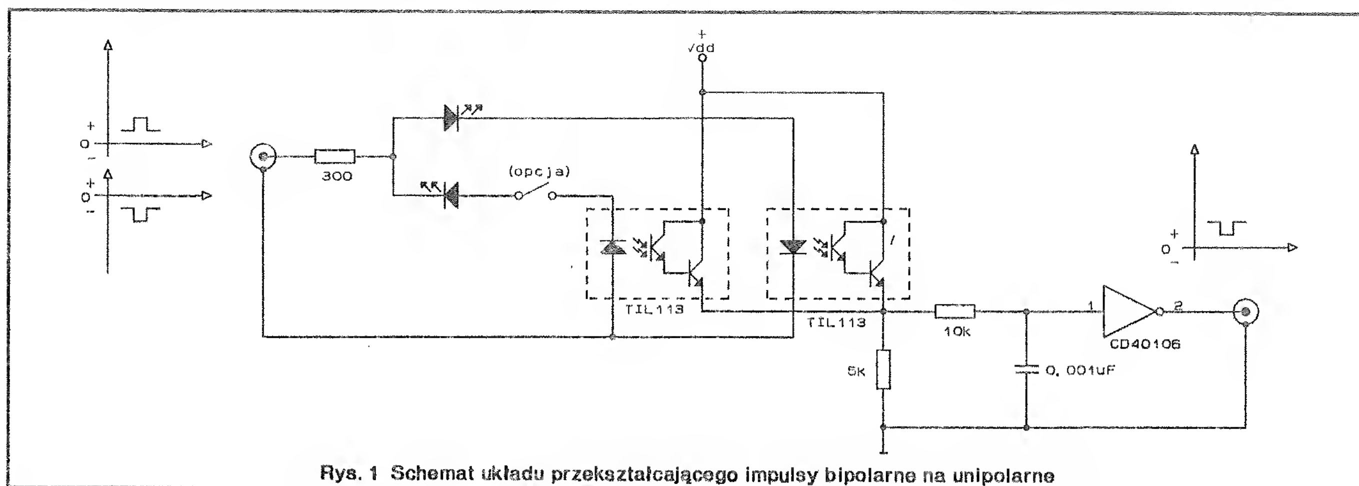
| Element | Napięcie niebezpieczne w [V] |
|---|---|
| Niezabezpieczony tranzystor MOS | 10÷100 |
| MOSFET | 100÷200 |
| SFET | 140÷500 |
| Układy CMOS (V 4000 D) | 250÷2000 |
| Tranzystor bipolarny | 380÷7000 |
| Układy TTL - Schottky | 330÷2500 |

# Przetwornik impulsów bipolarnych na unipolarne

Jeśli nie możemy zagwarantować stałej polaryzacji impulsów wejściowych, można wykorzystać układ przedstawiony na rys.1. Impulsy dowolnej polarności po przejściu przez transoptory są przetwarzane przez przerzutnik Schmitta na impulsy unipolarne. Poszukiwania w dostępnej literaturze nie pozwoliły znaleźć prostszego rozwiązania.

*mgr inż. Robert Krzysztofek*

*Opracowano na podstawie: EDN No.17, August 19, 1991.*




Rys. 1 Schemat układu przekształcającego impulsy bipolarne na unipolarne

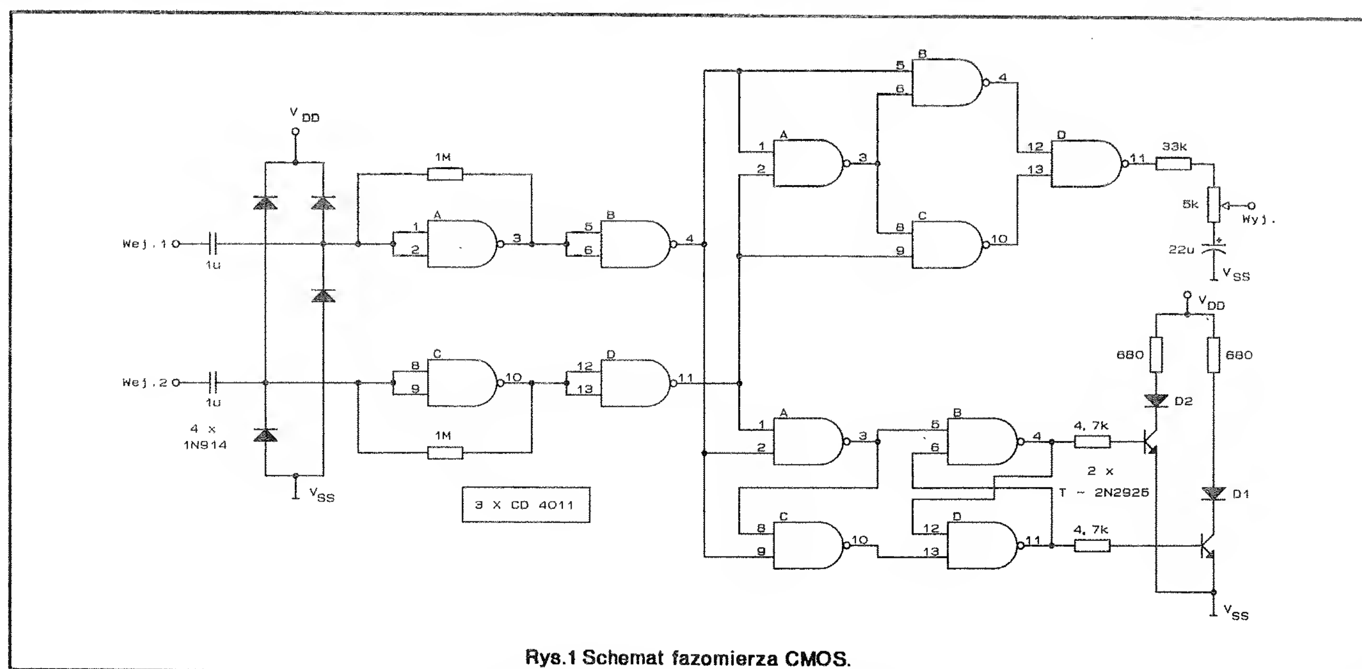
# Fazomierz

Wszystko czego potrzeba do zbudowania fazomierza to trzy układy scalone CMOS 4011, trochę elementów dyskretnych i dobry woltomierz do pomiaru napięcia na wyjściu. Do wejść fazomierza mogą być doprowadzone zarówno sygnały analogowe jak i cyfrowe. Zakres stosowanej częstotliwości jest bardzo duży, od kilku Hz do kilku MHz, zależnie od mocy źródła zasilania (5MHz przy $V_{DD}$=12). Sygnały wejściowe są wzmacniane przez zmiennoprądowy wzmacniacz odwracający, a następnie formowane w impulsy prostokątne. Te z kolei są doprowadzane do oddzielnych układów, z których każdy jest pojedynczym układem scalonym. Pierwszy z dwóch układów (po prostu bramka EX-OR) jest rzeczywistym fazomierzem. Wyjście komparatora fazowego jest filtrowane przez układ RC w celu usunięcia zmiennoprądowych tętnień. Napięcie wyjściowe jest proporcjonalne do różnicy faz pomiędzy sygnałami wejściowymi. Jeżeli są one zgodne w fazie pomiar będzie wskazywał zero. Różnica faz wynosząca 90° wskaże napięcie na wyjściu równe 1/2 ($V_{DD}$-$V_{SS}$), natomiast przy $\Delta\varphi$ =180° napięcie na wyjściu równe będzie napięciu zasilania. Wyjście fazomierza można skalibrować przy pomocy potencjometru. Drugi układ scalony, który jest przerzutnikiem z pamięcią, pokazuje który sygnał wejściowy jest pierwszy. Informacja ta jest wyświetlana na diodach LED. Jeżeli faza pojawi się na wejściu 1 świeci dioda D1, jeżeli na wejściu 2 świeci D2. Impedancja widziana od strony wejść wynosi $10^6\Omega$. Obydwa wejścia są zabezpieczone przed przepięciami za pomocą diod 1N914. Napięcie zasilania $V_{DD}$ może być z przedziału 3÷15V.

*Witold Dąbrowski*

*Opracowano na podstawie:*

*Design Techniques for Electronics Engineers. New York 1977*




Rys.1 Schemat fazomierza CMOS.